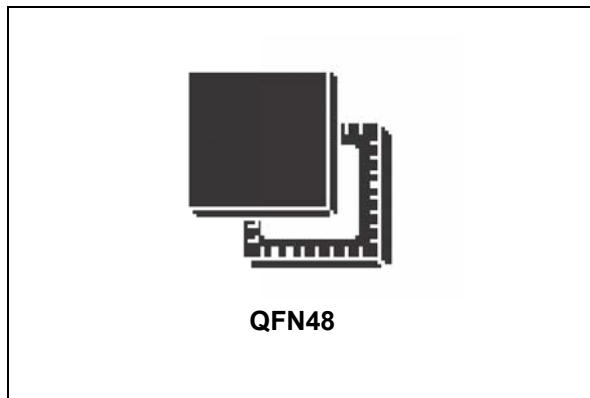


EPC Class1 Gen2兼容的UHF RFID单片读卡器

数据手册 - 生产数据



特性

- 供电电压范围为3.0至3.6 V
 - 有限工作电压可低至2.7 V
 - 最大PA供电电压为4.3 V
 - 外设I/O电源范围为1.65至5.5 V
- 协议支持：
 - ISO 18000-6C (EPC Class1 Gen2)
 - ISO 29143 (移动RFID的空中接口)
 - 直接模式的ISO 18000-6A/B
- DRM: 用于M4和M8的250kHz和320kHz滤波器
- 集成电源稳压器
- 支持跳频
- ASK或PR-ASK调制
- 自动I/Q选择
- 采用8位线性RSSI的标签跟踪相位
- 温度范围: -40 °C至85 °C
- 48引脚QFN (7x7x0.9 mm) 封装

说明

ST25RU3993是EPC Class1 Gen2 RFID读卡器IC, 可实现所有相关联协议, 包括ISO 18000-6C, 面向移动RFID读写器的ISO 29143空中接口协议, 以及直接模式运行的ISO 18000-6A/B。它包括一个片上VCO和一个功率放大器, 可提供一整套RFID功能, 包括密集读卡器模式 (DRM) 功能, 并能支持跳频、低电平传输编码、低电平解码、数据成帧和CRC校验。

ST25RU3993可以极低功耗运行, 这使其适用于便携式和电池供电的设备, 如手机。

ST25RU3993采用7x7mm QFN封装, 具有很高的灵敏度, 并能抵抗天线反射和自干扰的影响。这对于移动应用和嵌入式应用非常重要, 在这些应用中天线设计常受到成本或尺寸的限制。其高灵敏度使得终端产品在使用更简单便宜的天线时, 也能实现其所需的读取范围, 从而可以降低整个系统成本。

由于其高度集成性, ST25RU3993仅需一个外部8位微控制器即可创建完整的RFID读卡器系统, 因此无需复杂的RFID协处理器。

目录

1	说明	10
1.1	框图	10
2	功能概述	11
2.1	电源	13
2.1.1	主稳压器	13
2.1.2	内部PA 供电稳压器	13
2.1.3	外设通信供电	13
2.1.4	自动电源电平设置	13
2.1.5	电源模式	14
2.2	主机通信	15
2.2.1	写入寄存器	17
2.2.2	从寄存器读取	18
2.2.3	直接命令	19
2.2.4	SPI接口时序	23
2.2.5	CLSUS输出	25
2.2.6	IO信号电平和输出特性	25
2.2.7	OAD、OAD2输出	26
2.3	PLL和VCO部分	26
2.3.1	压控振荡器	27
2.3.2	PLL预分频器和主分频器	27
2.3.3	PLL参考频率	28
2.3.4	参考频率源	28
2.3.5	相频检测器和充电泵	28
2.3.6	环路滤波器	28
2.3.7	跳频命令	28
2.3.8	PLL启动和跳频	29
2.4	器件状态控制	29
2.5	协议控制	29
2.6	发送部分	30
2.6.1	Tx数据处理和编码	30
2.6.2	Tx整形电路	30
2.6.3	本地振荡器（LO）线路	31
2.6.4	调制器	31

2.7	Tx输出	31
2.8	Tx工作模式	32
2.8.1	TX正常模式	32
2.8.2	TX直接模式	34
2.9	接收器	34
2.9.1	输入混频器	35
2.9.2	本地振荡器线路	36
2.9.3	快速AC耦合	36
2.9.4	Rx滤波器	36
2.9.5	IQ选择	40
2.9.6	位解码器	40
2.9.7	数据成帧器	40
2.10	数据接收模式	40
2.10.1	Rx正常模式	40
2.10.2	Rx直接模式	43
2.10.3	支持天线或定向设备调谐的模式	44
2.10.4	对数RSSI	44
2.11	A/D转换器	44
2.11.1	外部RF功率检测器	44
2.11.2	反射RF功率指示器	45
2.11.3	供电电压测量	45
2.11.4	具有子载波相位位的线性RSSI	45
2.11.5	内部信号电平检测器	46
2.12	读写器防冲突支持	46
3	寄存器说明	47
3.1	主控制寄存器	48
3.1.1	器件状态控制寄存器	49
3.1.2	协议选择寄存器	49
3.2	配置寄存器	50
3.2.1	Tx选项寄存器	50
3.2.2	Rx选项寄存器	50
3.2.3	TRcal高寄存器	51
3.2.4	TRcal低寄存器	51
3.2.5	AutoACK等待时间寄存器	52
3.2.6	Rx无响应时间寄存器	52

3.2.7	Rx等待时间寄存器	53
3.2.8	Rx滤波器设置寄存器	53
3.2.9	Rx混频器和增益寄存器	54
3.2.10	稳压器和PA偏置寄存器	55
3.2.11	RF输出和LO控制寄存器	56
3.2.12	杂项寄存器1	56
3.2.13	杂项寄存器2	57
3.2.14	测量控制寄存器	58
3.2.15	VCO控制寄存器	58
3.2.16	CP控制寄存器	59
3.2.17	调制器控制寄存器1	60
3.2.18	调制器控制寄存器2	60
3.2.19	调制器控制寄存器3	61
3.2.20	调制器控制寄存器4	62
3.2.21	PLL主寄存器1	62
3.2.22	PLL主寄存器2	63
3.2.23	PLL主寄存器3	64
3.2.24	PLL辅助寄存器1	64
3.2.25	PLL辅助寄存器2	65
3.2.26	PLL辅助寄存器3	65
3.2.27	读写器冲突检测和IQ选择设置寄存器	66
3.2.28	发射极耦合混频器选项寄存器	66
3.3	状态寄存器	67
3.3.1	状态读出页设置寄存器	67
3.3.2	AGC和内部状态显示寄存器	67
3.3.3	RSSI显示寄存器	68
3.3.4	AGL/VCO/F_CAL/PilotFreq状态显示寄存器 (r2Cpage[1:0] = 00)	68
3.3.5	AGL/VCO/F_CAL/PilotFreq状态寄存器 (r2Cpage[1:0] = 01)	69
3.3.6	AGL/VCO/F_CAL/PilotFreq状态寄存器 (r2Cpage[1:0] = 10)	69
3.3.7	ADC读出/稳压器设置显示寄存器 (r2Dpage[1:0] = 00)	70
3.3.8	ADC读出/稳压器设置显示寄存器 (r2Dpage[1:0] = 01)	70
3.3.9	命令状态显示寄存器	71
3.3.10	版本寄存器	71
3.4	中断寄存器	72
3.4.1	使能中断寄存器1	72
3.4.2	使能中断寄存器2	73
3.4.3	中断寄存器1	73

3.4.4	中断寄存器2	74
3.5	通信寄存器	75
3.5.1	FIFO状态寄存器	75
3.5.2	Rx长度寄存器1	76
3.5.3	Rx长度寄存器2	77
3.5.4	Tx设置寄存器	77
3.5.5	Tx长度寄存器1	78
3.5.6	Tx长度寄存器2	78
3.5.7	FIFO I/O寄存器	78
4	引脚排列和引脚说明	79
5	电气特性	82
5.1	绝对最大额定值	82
5.2	工作条件	83
5.3	典型工作特性	86
6	封装信息	87
6.1	QFN48封装信息	87
7	器件型号	89
8	版本历史	90

表格索引

表1.	功率模式概述	15
表2.	串行数据接口（SPI接口）信号线	15
表3.	SPI工作模式	17
表4.	直接命令列表	20
表5.	SPI时序参数	23
表6.	直接模式中I/O引脚重新分配	34
表7.	Rx滤波器特性（寄存器09h）	37
表8.	针对所支持的链路模式建议的Rx滤波器设置	38
表9.	寄存器映射	47
表10.	器件状态控制寄存器	49
表11.	协议选择寄存器	49
表12.	Tx选项寄存器	50
表13.	Rx选项寄存器	50
表14.	TRcal高寄存器	51
表15.	TRcal低寄存器	51
表16.	AutoACK等待时间寄存器	52
表17.	Rx无响应时间寄存器	52
表18.	Rx等待时间寄存器	53
表19.	Rx滤波器设置寄存器	53
表20.	Rx混频器和增益寄存器	54
表21.	稳压器和PA偏置寄存器	55
表22.	RF输出和LO 控制寄存器	56
表23.	杂项寄存器1	56
表24.	杂项寄存器2	57
表25.	测量控制寄存器	58
表26.	VCO控制寄存器	58
表27.	CP控制寄存器	59
表28.	调制器控制寄存器1	60
表29.	调制器控制寄存器2	61
表30.	调制器控制寄存器3	61
表31.	调制器控制寄存器4	62
表32.	PLL主寄存器1	62
表33.	PLL主寄存器2	63
表34.	PLL主寄存器3	64
表35.	PLL辅助寄存器1	64
表36.	PLL辅助寄存器2	65
表37.	PLL辅助寄存器3	65
表38.	读写器冲突检测和IQ选择设置寄存器	66
表39.	发射极耦合混频器选项寄存器	66
表40.	状态读出页设置寄存器	67
表41.	AGC和内部状态显示寄存器	67
表42.	RSSI显示寄存器	68
表43.	AGL/VCO/F_CAL/PilotFreq状态显示寄存器（r2Cpage[1:0] = 00）	68
表44.	AGL/VCO/F_CAL/PilotFreq状态寄存器（r2Cpage[1:0] = 01）	69
表45.	AGL/VCO/F_CAL/PilotFreq状态寄存器（r2Cpage[1:0] = 10）	69
表46.	ADC读出/稳压器设置显示寄存器（r2Dpage[1:0] = 00）	70
表47.	ADC读出/稳压器设置显示寄存器（r2Dpage[1:0] = 01）	70
表48.	命令状态显示寄存器	71

表49.	版本寄存器	71
表50.	使能中断寄存器1	72
表51.	使能中断寄存器2	73
表52.	中断寄存器1	73
表53.	中断寄存器2	74
表54.	FIFO状态寄存器	75
表55.	Rx长度寄存器1	76
表56.	Rx长度寄存器2	77
表57.	Tx设置寄存器	77
表58.	Tx长度寄存器1	78
表59.	Tx长度寄存器2	78
表60.	FIFO I/O寄存器	78
表61.	ST25RU3993引脚定义	79
表62.	电气参数	82
表63.	静电放电	82
表64.	连续功率耗散	82
表65.	温度范围和存储条件	83
表66.	工作条件	83
表67.	差分混频器	84
表68.	单端混频器	84
表69.	CMOS输入（对所有CMOS输入均有效）	85
表70.	CMOS输出（对所有CMOS输出均有效）	85
表71.	典型工作特性	86
表72.	QFN48, 7x7 mm, 0.5 mm脚间距, 封装机械数据	88
表73.	订购信息方案	89
表74.	文档版本历史	90
表75.	中文文档版本历史	90

图片索引

图1. ST25RU3993框图..... 10

图2. 基本UHF读卡器系统..... 11

图3. 可能的SPI配置..... 16

图4. 写入单个字节..... 17

图5. 使用地址自动递增写入寄存器..... 18

图6. 读取单个字节..... 18

图7. 从使用地址自动递增的寄存器读取..... 19

图8. SPI Write时序..... 24

图9. SPI Read时序..... 25

图10. PLL和VCO部分..... 26

图11. 发送部分..... 30

图12. 接收器部分..... 35

图13. ST25RU3993引脚排列..... 79

图14. QFN48, 7x7 mm, 0.5 mm脚间距, 封装图..... 87



1 说明

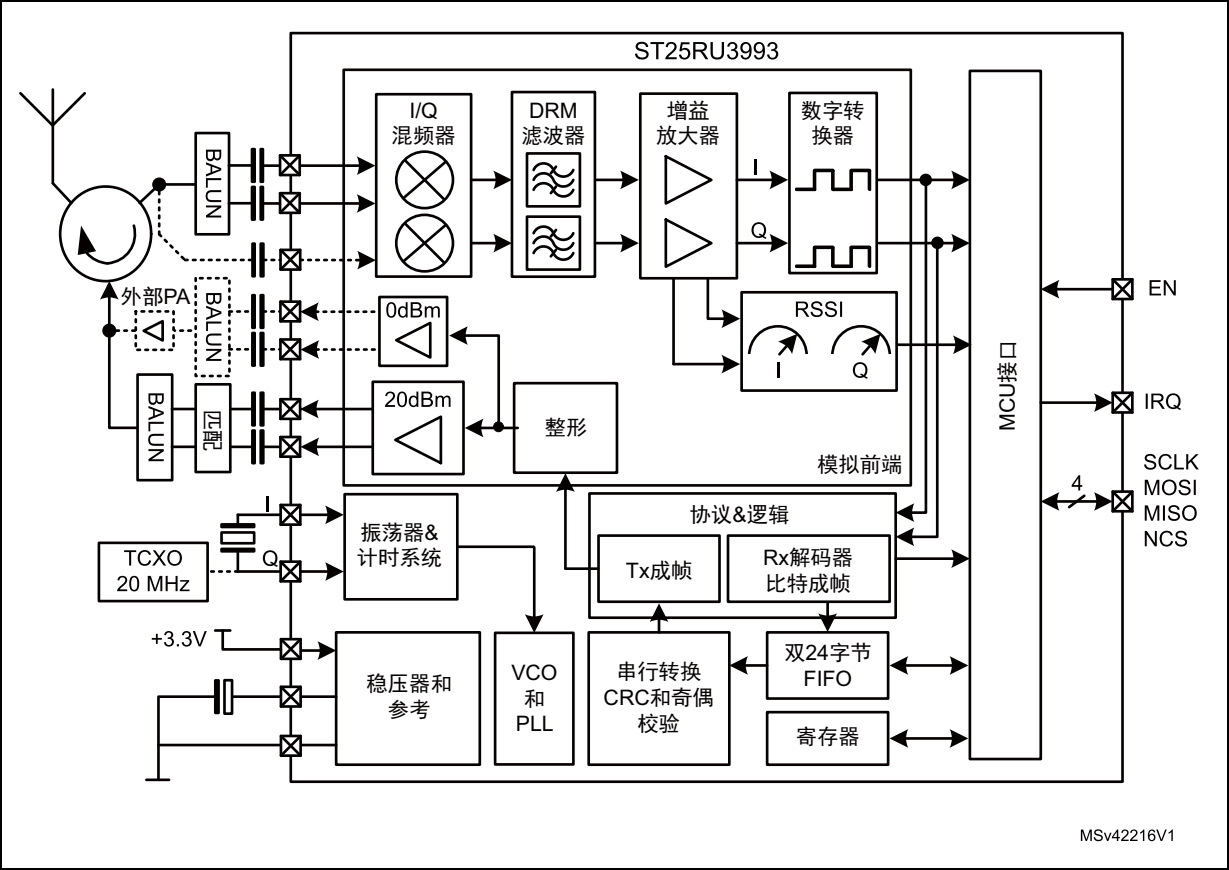
ST25RU3993器件非常适合用于：

- 成本受约束的嵌入式消费/工业应用，如饮料分配设备
- 手持读卡器
- 移动UHF RFID读卡器
- 电池供电的固定读卡器

1.1 框图

框图如 图 1 所示。

图1. ST25RU3993框图

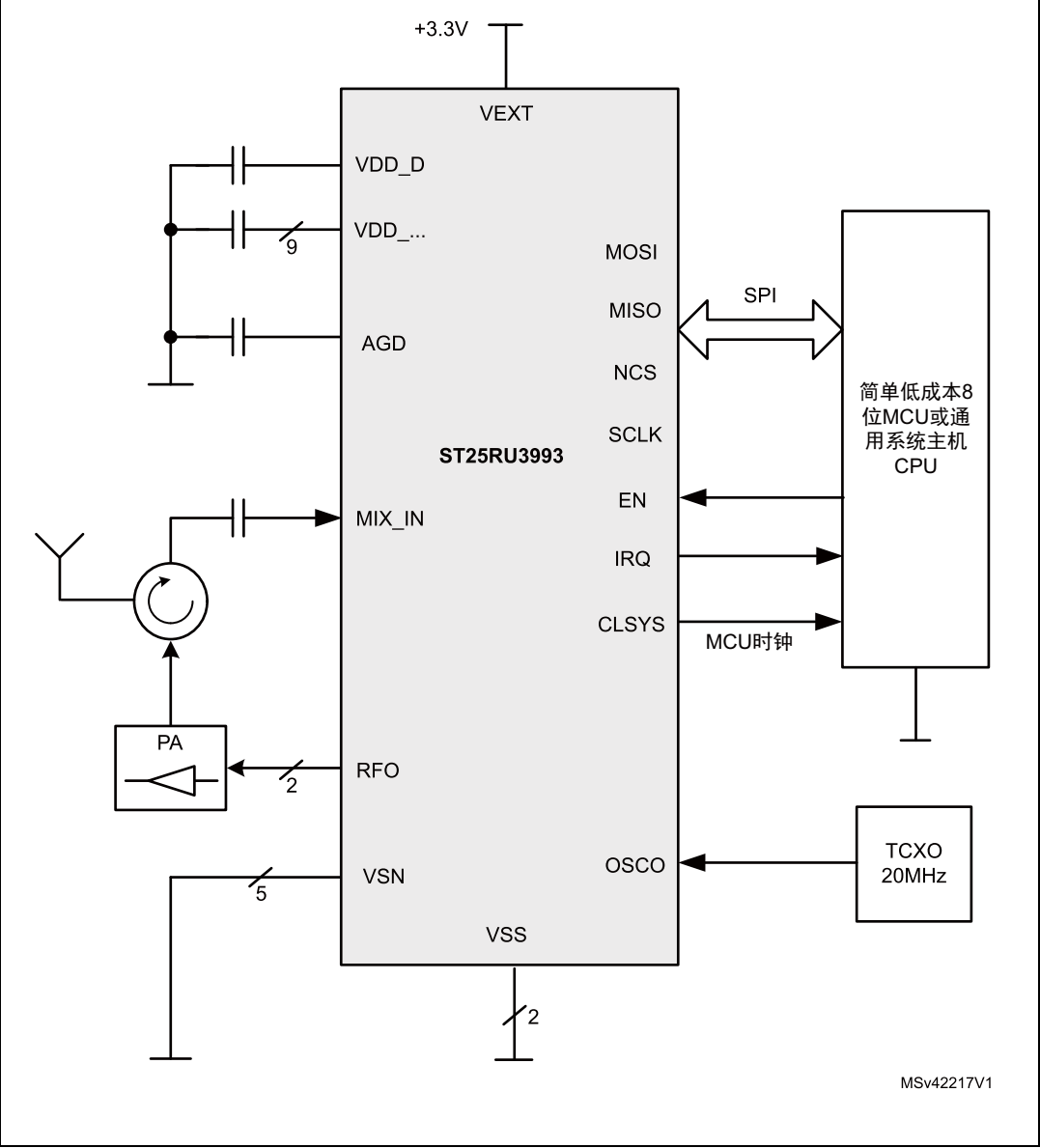


2 功能概述

ST25RU3993UHF读卡器是UHF RFID读卡器的集成模拟前端和协议处理系统。该芯片工作于3.3 V供电电压下，因此非常适合低电压、低功耗应用。

它能够以DRM链路频率工作，用于ETSI和FCC区域（参见第 2.9.4节：Rx滤波器支持的链路模式）。它符合正常模式的EPC Class1 Gen2协议（ISO 18000-6C）和直接模式的ISO 18000-6A/B。

图2. 基本UHF读卡器系统



RFID读卡器具有完整的模拟和数字功能，可用于读卡器操作，包括可支持完整EPC Class1 Gen2（ISO18000-6C）数字协议的发射器和接收器部分。

该读卡器可通过将器件的EN引脚设置为正逻辑电平来使能。使用一个四线串行外设接口（SPI）来实现主机系统（MCU）和读卡器之间的通信。IRQ引脚上的逻辑高电平会通知MCU来处理IRQ。通过直接访问所有控制寄存器，可实现对器件的配置和对读卡器性能的微调。通过双24字节FIFO缓冲寄存器，可实现基带数据向/从读卡器传输。传输系统包括并行/串行数据转换、低级数据编码，以及自动FrameSync、Preamble和循环冗余校验（CRC）生成。

有两个发射器输出端口可用：

- 一个是差分低功率高线性度0 dBm输出，其功率驱动至一个单端50 Ω 负载上。
- 一个是差分高功率输出，可由内部PA进行放大。高功率输出可达20dBm，需要接单端50 Ω 负载。

两个输出都能够进行幅移键控（ASK）或反相幅移键控（PR-ASK）调制。集成电源稳压器可确保实现整个读卡器系统的电源波纹抑制。

接收器系统可确保实现AM和PM解调，并包含一个具有专利的自动增益控制系统。

可选增益级和信号带宽覆盖了广泛的输入链路频率和比特率选项。可对AM和PM调制的信号强度进行测量并通过[RSSI显示寄存器](#)（2Bh）进行访问。接收器输出可在数字化子载波信号和内部子载波解码器输出之间进行选择。内部解码器输出为比特流和数据时钟。

接收器系统包含一个基带数据成帧系统。它执行CRC校验，并将数据按字节组织起来，随后由主机系统通过24字节FIFO寄存器来进行访问。

为了最小化材料清单（BOM），它还包含了一个板上PLL部件，具有集成压控振荡器（VCO）、部分集成环路滤波器、供电部件、ADC部件和主机接口部件。为了能够覆盖多种应用，读卡器具有多种可能配置。寄存器部分配置所有模块的操作和特性。

器件需要通过VEXT和VEXT_PA引脚来供电。[电源](#)中描述了电源供电连接。器件上电时，配置寄存器预设为其默认值。这些默认值连同所有选项位都在配置寄存器表中有描述。读卡器和标签之间的通信按照读卡器先发言的方式。设备上电且寄存器配置完成后，主机系统（MCU）可通过开启RF field ON并发送第一个协议命令开始与标签进行通信。发送和接收可支持两种模式：

- 正常模式
- 直接模式

正常模式下，基带数据通过双FIFO缓冲区进行传输，所有协议数据处理均内部完成。直接模式下，旁路编码器和解码器来实现发送和接收，数据处理必须由MCU来完成。直接模式下，MCU可实时服务模拟前端。

2.1 电源

该器件具有自己的供电系统，可减小外部供电噪声和干扰的影响，并提高不同内置模块之间的去耦能力。

正供电引脚为VEXT和VEXT_PA。负供电引脚为所有的VSN和VSS引脚，包括裸露的芯片焊盘。为了优化电源抑制和设备性能，供电电压应至少为3.3 V。电源供电电压超过3.0 V会导致电源抑制能力降低。如果供电电压较低（低至2.7 V），则设备性能应会降低。

2.1.1 主稳压器

一组可调稳压器可用来为器件的不同内置模块供电。大部分稳压器的公共输入引脚为VEXT。稳压器输出为VDD_A、VDD_LF、VDD_D、VDD_MIX和VDD_B引脚。每个稳压器输出都需要有接地的并联电容。其典型值为2.2 μ F和100 pF，推荐使用（至少）X5R级的陶瓷电容。VDD_LFI和VDD_TXPAB是供电输入引脚，应连接至VDD_MIX。

利用 [稳压器和PA偏置寄存器](#)（0Bh）中的选项位rvs[2:0]，稳压输出可设置为2.7 V至3.4 V范围内的值，步长为0.1 V。还可以使用直接命令Automatic Power Supply Level Setting（A2h）来自动调节稳压输出值，使其比供电电压V_{EXT}低约300 mV。

2.1.2 内部PA 供电稳压器

内部功率放大器有专门的稳压器。输入引脚为VEXT_PA，输出为VDD_PA。稳压器具有内部补偿电路，需要在VDD_PA上接一个小的外部电容（典型值为1 nF）。此稳压器只允许工作于有负载条件下。

利用 [稳压器和PA偏置寄存器](#)（0Bh）中的选项位rvs_rf[2:0]，稳压输出可设置为2.7 V至3.4 V范围内的值，步长为0.1 V。还可以使用直接命令Automatic Power Supply Level Setting（A2h）来自动调节稳压输出值，使其比供电电压V_{EXT}低约300 mV。

由于rvs_rf[2:0]设置和自动电源电平调节通常会不同的值，因此系统设计为可自动为VDD_PA选择最低电平。

2.1.3 外设通信供电

用来与主机系统（MCU）通信的逻辑电平可在较大电压范围内变化。VDD_IO输入引脚用来定义这些逻辑电平，范围为1.65 V至5.5 V。建议将VDD_IO连接至主机系统电源，以避免出现电压不匹配。

2.1.4 自动电源电平设置

电源供电部分包括一个可将稳压器自动调整为比V_{EXT}供电电压低约300 mV的系统，以在稳压器中实现良好的电源抑制。

直接命令Automatic Power Supply Level Setting (A2h) 可激活系统。要切换回手动电源电平调节, 应发送直接命令Manual Power Supply Level Setting (A3h)。

发送直接命令 (A2h) 之前, 需要将PLL设置并锁定为允许的目标频率范围 (840 MHz至960 MHz) 之内。

自动调节开始时, 器件将稳压器设置为3.4 V, 并使能RF场来模拟正常电源负载。在此过程中, 设备以100 mV的步长调低稳压值, 每次调节需要300 μ s的时长。稳压器可设置的最低电压为2.7 V。

当 V_{EXT} 与稳压值之差至少为300 mV, 或达到最后一步时, 该过程停止。器件随后禁用RF场, 并通过将Irq_cmd位 (寄存器36h) 置为高电平, 发送一个IRQ请求。

2.1.5 电源模式

器件具有四种主电源模式:

- 掉电模式
- 待机模式
- 正常模式 – RF OFF
- 正常模式 – RF ON

掉电模式

通过将EN引脚驱动为逻辑低电平, 器件可进入掉电模式。此模式下, 电路禁用。

待机模式

通过将选项位stby设为高电平 (寄存器00h), 可从正常模式进入待机模式。在待机模式下, 稳压器、参考电压系统和晶体振荡器均以低功耗模式运行。PLL、发射器输出级和接收器关闭。在待机和正常模式之间进行切换时, 所有寄存器设置都会保留。stby = 0后, 偏置和参考电压通常会在12 ms内达到稳定。那时, 器件已准备好开启RF场并开始数据传输。

正常模式 - RF OFF

将EN引脚设置为逻辑高电平可激活正常模式。此模式下, 下列内部模块会使能:

- 所有供电稳压器
- 参考电压和偏置系统
- 晶体振荡器
- RF振荡器和PLL

当EN引脚置为逻辑高电平时, 偏置和参考电压在12 ms (典型值) 之后达到稳定。此后, 器件就可以与内部寄存器进行交互了。参考频率源稳定且CLSYS时钟激活后, 器件就可以按照其内部寄存器配置进行操作了。如果使用了晶体振荡器, 则晶振稳定的时间取决于所用晶体类型。典型时间为1.5 ms至3 ms。通过读取[AGC和内部状态显示寄存器](#) (2Ah), MCU可对晶振状态进行检查。此寄存器中状态位osc_ok = 1表示晶体振荡稳定, 器件准备好可以运行。

如果使用连续运行的TCXO，则可以更快地进行内部时钟设置，因为只需要设置OSCO引脚DC电平。可使用与上述相同的方式对osc_ok状态位进行测试。

经过额外的500 ms（典型值）后，器件准备好开启RF场并发送盘点命令以实现标签通信。

正常模式 - RF ON

通过设置 [器件状态控制寄存器](#)（00h）中的rf_on选项位，场会斜升，器件可立即启动。斜升时间和形状由 [调制器控制寄存器3](#)（15h）中的trfon[1:0]和lin_mod选项位来定义。当RF场斜升完成时，rf_ok状态位（寄存器2Ah）被置为高电平。此外，会产生一个IRQ，它表示lrq_ana状态位被置为高电平（寄存器38h）。

将选项位rf_on置为低电平，可开始场斜降。RF场按照trfon[1:0]和lin_mod位（寄存器15h）而递减。当此步骤完成后，[AGC和内部状态显示寄存器](#)（2Ah）中的rf_ok状态位置为低电平，并且通过将lrq_ana状态位置为高电平，发送一个IRQ。

[表 1](#)总结了可用的功率模式和它们之间的转换时间。

表1. 功率模式概述

模式	EN 引脚	Stby 选项 位	rf_on 选项 位	电流 消耗	进入模式的时间	从该模式到激活RF场的时间
电源掉电	L	-	-	1 μ A	立即从正常模式	12 - 17 ms（晶振或TCXO开始 + 偏置开始）
待机	H	H	L	3 mA	立即从正常模式	12 - 17 ms（晶振或TCXO开始 + 偏置开始）
正常	H	L	L	24 mA	12 - 17 ms（晶振或TCXO开始 + 偏置开始）	12.5 μ s（场斜升）
正常RF场开启	H	L	H	75 mA	12.5 μ s（场斜升）	NA

2.2 主机通信

使用标准4线串行接口（SPI）和一个中断请求线（IRQ引脚）来实现与器件之间的通信。可使用附加线（CLSYS）作为MCU的系统时钟源。

表2. 串行数据接口（SPI接口）信号线

名称	信号	信号电平	说明
NCS	数字输入	CMOS	SPI使能（低电平激活）
SCLK	数字输入	CMOS	串行时钟
MOSI	数字输入	CMOS	串行数据输入
MISO	三态数字输出	CMOS	串行数据输出
IRQ	数字输出	CMOS	中断请求输出
CLSYS	数字输出	CMOS	MCU时钟输出

通过将NCS引脚置为低电平可使能SPI接口。当NCS为高电平时，SPI接口被禁用。建议在不使用SPI接口的情况下，都将信号NCS保持为高电平。MOSI在SCLK下降沿进行采样。SPI通信按字节完成。MOSI线上首字节的头两位（NCS由高变为低之后）定义SPI工作模式。总是先发送MSB位（对地址和数据有效）。

读写模式可支持地址自动递增，以实现多字节传输。只需发送首地址，即可使地址内部递增，实现连续的读或写。

MISO输出通常是三态的，仅当输出数据可用时才被驱动。这允许MOSI和MISO线可外部短路，以产生双向信号（见[图 3](#)）。

MISO输出为高阻抗期间，可以通过设置 [杂项寄存器1](#)（0Dh）中的选项位miso_pd1和miso_pd2，来激活50 kΩ下拉电阻。

[图 3](#)显示了可能的SPI互连选项。

图3. 可能的SPI配置

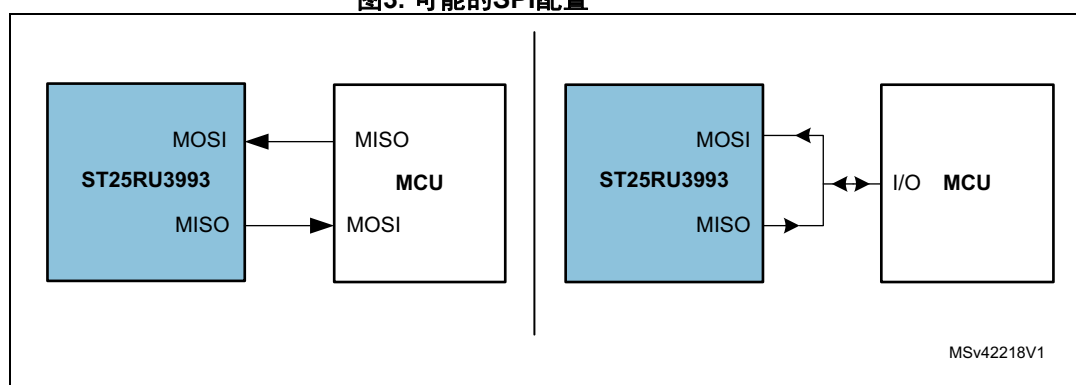


表3. SPI工作模式

命令类型	模式图样（MSB到LSB）								模式关联数据
	模式		寄存器地址 / 命令ID						
	M1	M2	X5	X4	X3	X2	X1	X0	
写入	0	0	A5	A4	A3	A2	A1	A0	数据字节（或许会有更多字节，如果具有自动递增）
读取	0	1	A5	A4	A3	A2	A1	A0	数据字节（或许会有更多字节，如果具有自动递增）
直接命令	1	0	C5	C4	C3	C2	C1	C0	-
RFU	1	1	x	x	x	x	x	x	-

2.2.1 写入寄存器

图 4显示了单字节或使用地址自动递增的多字节的典型SPI Write通信示例。SPI工作模式位（M1和M2）之后，发送目标寄存器的地址位（A5:A1）。然后根据是否使用自动递增，有一个或多个数据字节被发送。通过将NCS重置回高电平，可使通信终止。如果这在发送8位包（1个字节）之前发生，则不执行向该寄存器的写入。如果所定义的地址上寄存器不存在或是只读寄存器，则写命令也不会成功。

图 4显示了单字节的SPI写命令信令示例。

图4. 写入单个字节

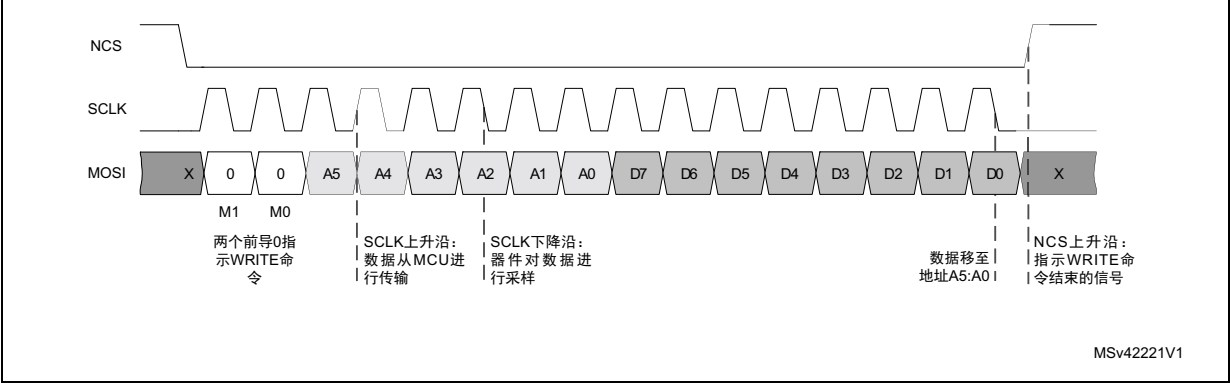
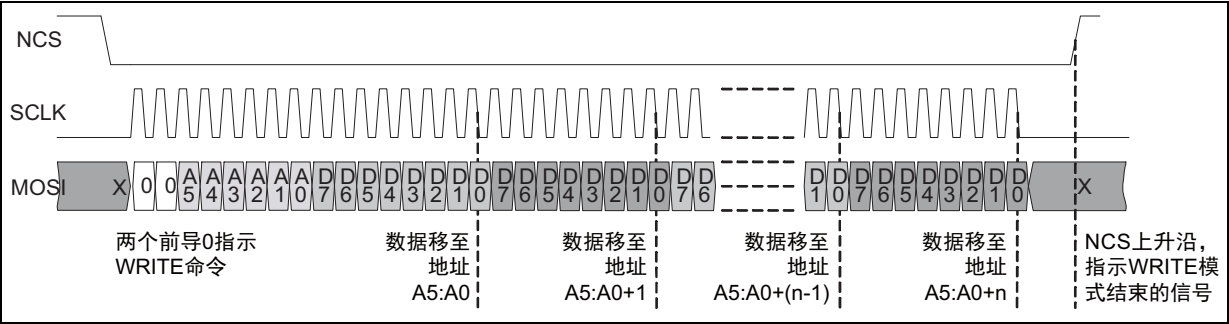


图 5多字节的SPI写命令信令示例。

图5. 使用地址自动递增写入寄存器



2.2.2 从寄存器读取

SPI工作模式位（M1和M0）之后，发送目标地址。然后将一个或多个数据字节发送到MISO输出。MOSI在SCLK下降沿进行采样。待从内部寄存器读取的数据在SCLK上升沿发送至MISO引脚，并应在下降沿由MCU进行采样。如果寄存器地址不存在，则向MISO发送全0数据。

图 6显示了单字节的典型SPI Read命令示例。

图6. 读取单个字节

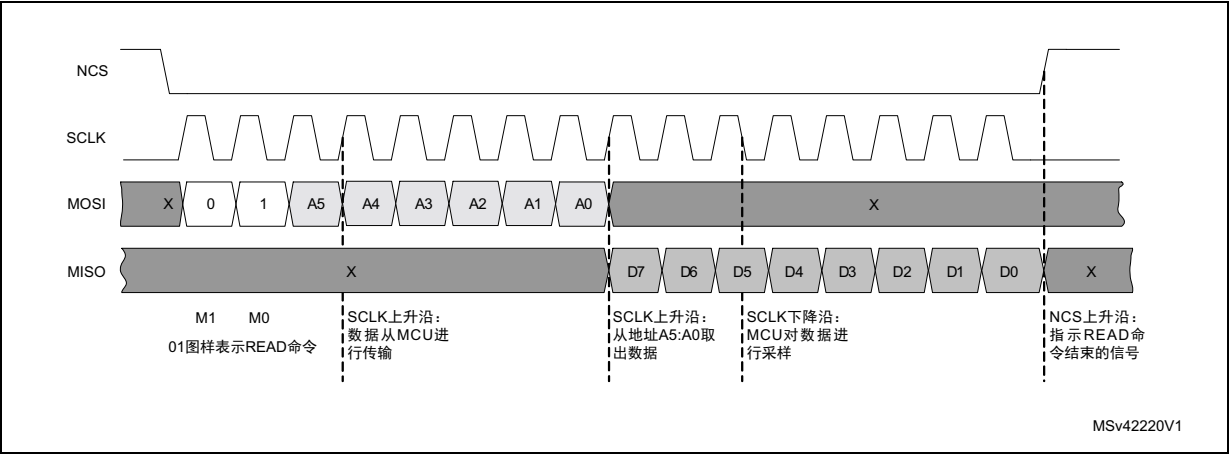
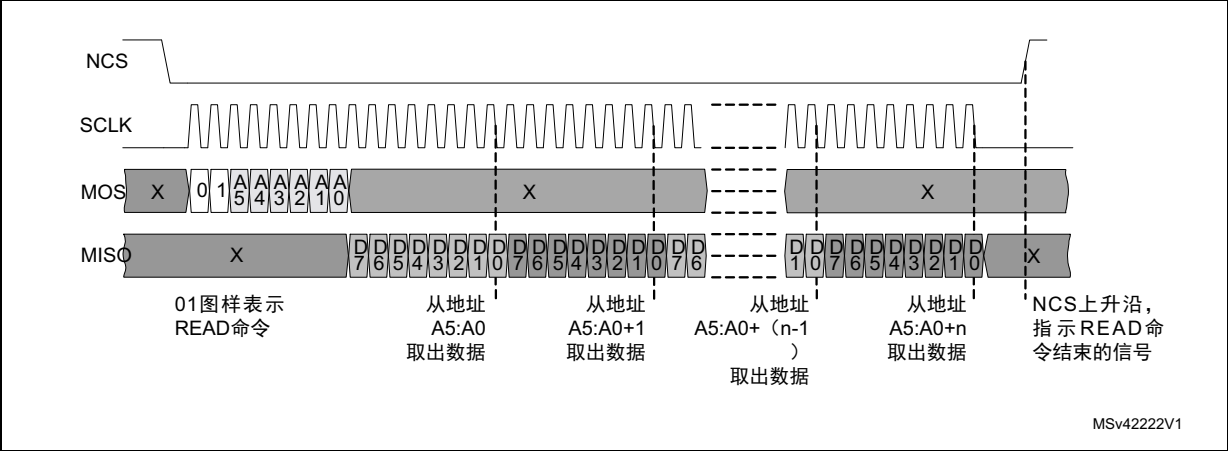


图 7显示了多字节的SPI读命令信令示例。

图7. 从使用地址自动递增的寄存器读取



2.2.3 直接命令

直接命令无参数，因此只需发送一个字节。唯一例外是Query命令，它在命令字节后需要有两个参数字节（存储在FIFO中）。SPI工作模式位M1 = 1和M0 = 0定义一个直接命令。以下六个位定义了直接命令ID。直接命令在SCLK的最后一个下降沿执行。一些直接命令会立即执行，而其他直接命令则在一定持续时间后开始进程（校准，测量，.....）。

注意： 执行这些命令时，不建议SPI接口上进行其他活动。
执行一个直接命令后，将Irq_cmd位置为高电平（寄存器38h），发送一个IRQ请求。

表4. 直接命令列表

代码 (HEX)	命令	直接执行
80h	空闲	是
81h	直接模式	是
83h	软初始化	是
84h	跳到主频	是
85h	跳到辅频	是
87h	触发AD转换	否
88h	触发Rx滤波器校准	否
89h	减少Rx滤波器校准数据	是
8Ah	增加Rx滤波器校准数据	是
90h	有CRC发送	是
91h	预计有头位的CRC发送	是
92h	无CRC发送	是
96h	阻止Rx	是
97h	使能Rx	是
98h	Query	是
99h	QueryRep	是
9Ah	QueryAdjustUp	是
9Bh	QueryAdjustNic	是
9Ch	QueryAdjustDown	是
9Dh	ACK	是
9Fh	ReqRN	是
A2h	自动电源电平设置	否
A3h	手动电源电平设置	是
A4h	自动VCO范围选择	否
A5h	手动VCO范围选择	是
A6h	AGL开	是
A7h	AGL关	是
A8h	存储RSSI	是
A9h	将 RSSI 清零	是
AAh	读写器防冲突支持使能	是
ABh	读写器防冲突支持禁用	是

直接命令说明

下面详细介绍了ST25RU3993所支持的直接命令。括号中的值表示关联的命令字节。

- **Direct mode** (81h) : 器件进入直接模式。
- **Soft init** (83h) : 此命令将配置寄存器复位至其默认值, 并终止之前所触发的所有功能。
- **Hop to main frequency** (84h) : 此命令强制PLL使用PLL Main Registers 1 - 3中所定义频率。默认情况下, 使用PLL主寄存器。
- **Hoptoauxiliaryfrequency** (85h) : 此命令强制PLL使用[PLL辅助寄存器1](#)[PLL主寄存器2](#)和[PLL主寄存器3](#)中所定义频率设置。
- **TriggerA/Dconversion** (87h) : 此命令触发模数转换, 使用内部8位A/D转换器。更多信息, 请参考A/D转换器说明。
- **Trigger Rx filter calibration** (88h) : 此命令触发Rx滤波器校准程序。更多信息, 请参考Rx滤波器校准说明。
- **Decrease Rx filter calibration data** (89h), **Increase Rx filter calibration data** (8Ah) : 这些命令自动调整所需Rx滤波器校准数据。更多信息, 请参考Rx滤波器校准说明。
- **TransmissionwithCRC** (90h) : 发送命令用来从读卡器向标签发送数据。首先, Tx长度寄存器(3Dh, 3Eh)需要设置为要发送的完整字节数, 包括不完整字节的位数。然后将发送数据载入到FIFO寄存器(3Fh)中。当载入了第一个字节后, 发送开始。CRC-16包含在已发送序列中。
加载所有发送数据的最佳方式是使用Continuous Write模式, 从地址3Dh开始。
使用地址自动递增的示例:
SPI数据(MOSI) : 90h - 3Dh - 00h - 30h - AAh - BBh - CCh按如下操作:
 - 90h: 有CRC发送
 - 向3Dh中写入00h
 - 向3Eh中写入30h (3个字节将要发送)
 - 写AAh、BBh、CCh到地址3Fh中(待发送的FIFO数据)。
- **Transmission with CRC expecting header bit** (91h) : 与前一个命令相同, 但是它还通知Rx解码逻辑响应中预计会出现头位。
- **Transmission without CRC** (92h) : 与直接命令“Transmission with CRC”相同, 但是省略了CRC部分。
- **BlockRx** (96h) : BlockRx命令可关闭接收器(位解码器和成帧器)的数字部分。如果系统在噪音环境中运行, 则关闭接收器是很有用的, 否则会导致Rx数字部分的子载波输入发生恒定切换。活动的接收器将尝试检测前导码, 如果噪声图样与预期信号图样相匹配, 则产生一个中断。对于MCU来说, 中断请求的恒定流量可能是一个问题, 这种情形可通过使用Block RX命令禁止接收解码器来避免。经过Rx等待时间后, 数据传输结束时, 接收器自动重新激活。要设置Rx等待时间, 请参考Rx Wait Timer章节。停止Block Rx第二种可能是发送Enable Rx (97h) 命令。
- **EnableRx** (97h) : 此命令准备用来接收的接收器模拟和数字部分。应发送此命令来手动触发接收。如果接收由数据发送命令自动触发, 则不能发送此命令。

- **Query (98h)** : Query命令发送EPC Query, 可开始盘点循环。Query命令额外需要两个数据字节, 这两个字节应写入到FIFO (3Fh) 中:
FIFO中这两个字节应包括: “00”, DR, M, TRext, Sel, Session, Target, Q
由于这加起来是15个可用位, 因此LSB位被忽略。
发射器最后发送:

- 前导码
- 命令ID
- Tx数据 (来自FIFO的两个字节)
- CRC-5

接收到的RN16存储在内部RN16寄存器中, 用于后续的通信步骤 (ACK, ReqRN)。RN16也存储在FIFO中。

- **QueryRep (99h)** : QueryRep命令发送EPC Gen2 QueryRep命令, 后跟两个会话位。会话位取自 [Tx设置寄存器](#) (3Ch)。接收到的RN16存储在内部RN16寄存器中, 用于后续的通信 (ACK, ReqRN)。RN16也可在FIFO中进行访问。
- **QueryAdjustUp (9Ah)** : QueryAdjustUp直接命令发送EPC Gen2 QueryAdjust命令, 后跟两个会话位和“up”参数 (增加可用的时隙数)。会话位取自 [Tx设置寄存器](#) (3Ch)。接收到的RN16存储在内部RN16寄存器中, 用于后续的通信 (ACK, ReqRN)。RN16也可在FIFO中进行访问。
- **QueryAdjustNic (9Bh)** : QueryAdjustNic命令发送EPC Gen2 QueryAdjust命令, 后跟两个会话位和“no change”参数。会话位取自 [Tx设置寄存器](#) (3Ch)。接收到的RN16存储在内部RN16寄存器中, 用于后续的通信 (ACK, ReqRN)。RN16也可在FIFO中进行访问。
- **QueryAdjustDown (9Ch)** : QueryAdjustDown命令发送EPC Gen2 QueryAdjust, 后跟两个会话位和“down”参数 (减少可用的时隙数)。会话位取自 [Tx设置寄存器](#) (3Ch)。接收到的RN16存储在内部RN16寄存器中, 用于后续的通信 (ACK, ReqRN)。RN16也可在FIFO中进行访问。
- **ACK (9Dh)** : ACK命令发送EPC ACK, 后跟存储在内部RN16寄存器中的RN16, 本命令用于在最后Query命令成功之后。
- **NAK (9Eh)** : NAK命令发送EPC Gen2 NAK命令到标签。
- **ReqRN (9Fh)** : ReqRN命令发送EPC RequestRN到标签。最后接收的RN用作参数, 新接收的RN16 (句柄) 存储到内部RN16寄存器中, 用于后续通信 (ACK, ReqRN)。新的RN16也存储在FIFO中。
- **Automatic power supply level setting (A2h), manual power supply level setting (A3h)** : 这些命令触发板上稳压器的自动调整, 并可切换回手动选择。更多详细信息, 参见外设通信供电说明。

- **Automatic VCO range selection (A4h)** , **manual VCO range selection (A5h)** : 这些命令触发自动VCO范围选择, 并可切换回手动VCO范围选择。更多详细信息, 参见PLL和VCO说明。
- **AGL on (A6h)** , **AGL off (A7h)** : 这些命令触发和禁用AGL活动。更多详细信息, 参见AGL说明。
- **StoreRSSI (A8h)** , **ClearRSSI (A9h)** : 这些命令可存储和清空所接收信号强度指示器 (RSSI) 数据, 这些数据可用于IQ判定电路。更多详细信息, 参见IQ选择说明。
- **Interrogator anti-collision support enable (AAh)** , **interrogator anti-collision supportdisable (ABh)** : 这些命令使能或禁用ISO29143中定义的读写器防冲突支持。

直接命令链

即时执行的直接命令后面可跟其他的SPI命令 (像Read或Write) , 而不必禁用其间的NCS信号。

2.2.4 SPI接口时序

表5. SPI时序参数

符号	参数	注释/条件	最小值	典型值	最大值	单位
通常 (VDD_IO > 3 V, CLOAD < 50 pF, hs_output = 1)						
BR _{SPI}	比特率	-	-	-	5	Mbps
t _{SCLKH}	时钟高时间	-	70	-	-	ns
t _{SCLKL}	时钟低时间	-	70	-	-	ns
t _{NCSL}	NCS建立时间	NCS高-低转换到第一次SCLK高电平转换之间的时间	10	-	-	ns
t _{DIS}	数据输入建立时间	-	10	-	-	ns
t _{DIH}	数据输入保持时间	-	10	-	-	ns
t _{NCSH}	NCS保持时间 Read / Write	Read或Write之后, 最后SCLK下降沿和NCS低-高转换之间的时间	10	-	-	ns
t _{NCSH}	NCS保持时间直接命令	直接命令之后, 最后SCLK下降沿和NCS低-高转换之间的时间	70	-	-	ns

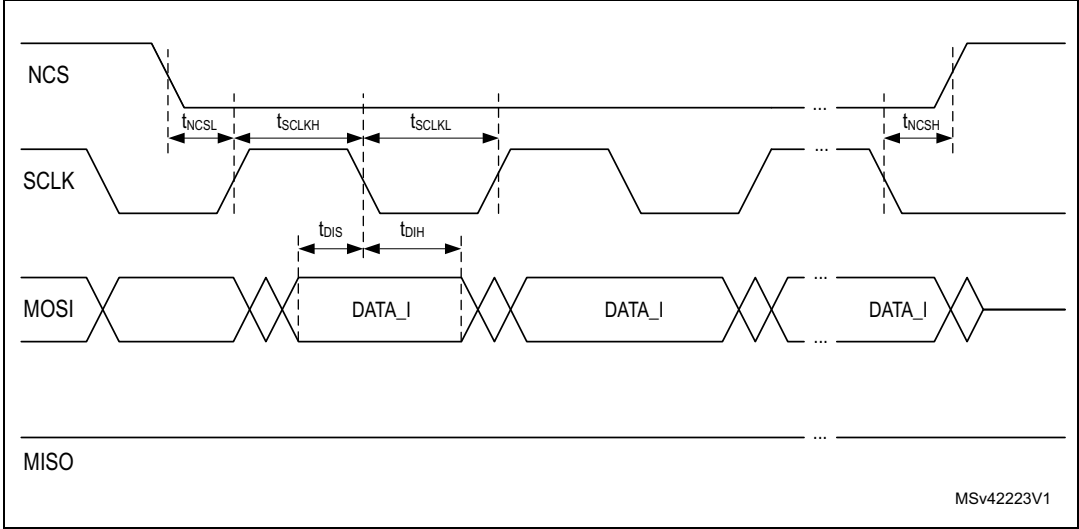


表5. SPI时序参数（续）

符号	参数	注释/条件	最小值	典型值	最大值	单位
读时序						
t_{DOD}	数据输出延迟	$V_{DD_IO} \geq 3\text{ V}$, $C_{LOAD} = 50\text{ pF}$, $hs_output = 1$	-	30	-	ns
t_{DOD}	数据输出延迟	$V_{DD_IO} \geq 1.65\text{ V}$, $C_{LOAD} = 50\text{ pF}$, $hs_output = 1$	-	60	-	ns
t_{DOD}	数据输出延迟	$V_{DD_IO} \geq 3\text{ V}$, $C_{LOAD} = 50\text{ pF}$, $hs_output = 0$	-	90	-	ns
t_{DOHZ}	数据输出到高阻 抗延迟	SPI释放MISO线的时 间	-	40	-	ns

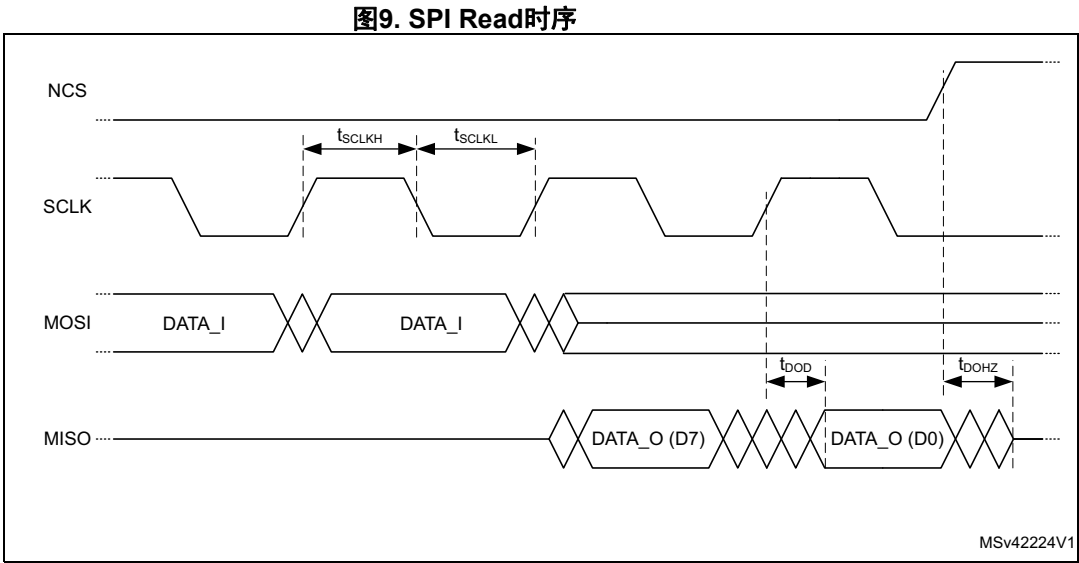
图 8显示了SPI写命令的相应时序波形和参数。

图8. SPI Write时序



MSv42223V1

图 9显示了SPI读命令的相应时序波形和参数。



2.2.5 CLSYS输出

CLSYS输出用作MCU时钟源。可用频率为：

- 4 MHz
- 5 MHz
- 10 MHz
- 20 MHz

CLSYS频率由 [杂项寄存器2](#) (0Eh) 中的clsys[2:0]选项位定义。

2.2.6 IO信号电平和输出特性

用于主机通信和CLSYS的逻辑高电平由连接到VDD_IO引脚的供电电压定义。逻辑高电平范围可在1.65 V和5.5 V之间。VDD_IO应连接到主机系统外设供电电压，以确保匹配通信电平。

数字输出默认针对高速操作而配置。5 MHz SPI时钟可以在MISO和IRQ输出上有一个50 pF的电容负载，并且最小VDD_IO供电电压可以为3 V。3 MHz SPI时钟可以有50 pF负载，最小VDD_IO供电电压为1.65V。

要降低数字输出信号的谐波分量，可以通过将 [杂项寄存器1](#) (0Dh) 中的hs_output选项位置为低电平，来将设备输出配置为提供较弱的斜坡输出信号。这种配置下，主机系统与器件其他内置模块进行通信产生的干扰也可能降低。使用此选项，2 MHz SPI时钟可以在MISO和IRQ上有最大50 pF的电容负载，并具有至少3 V的VDD_IO供电电压。

也可以通过将选项位open_dr置为高电平（寄存器0Dh），来定义开漏N-MOS输出。此选项位可进一步降低MISO、IRQ和CLSYS信号的谐波分量。它还可以降低可能干扰设备其他模块操作的交叉耦合的影响。

2.2.7 OAD、OAD2输出

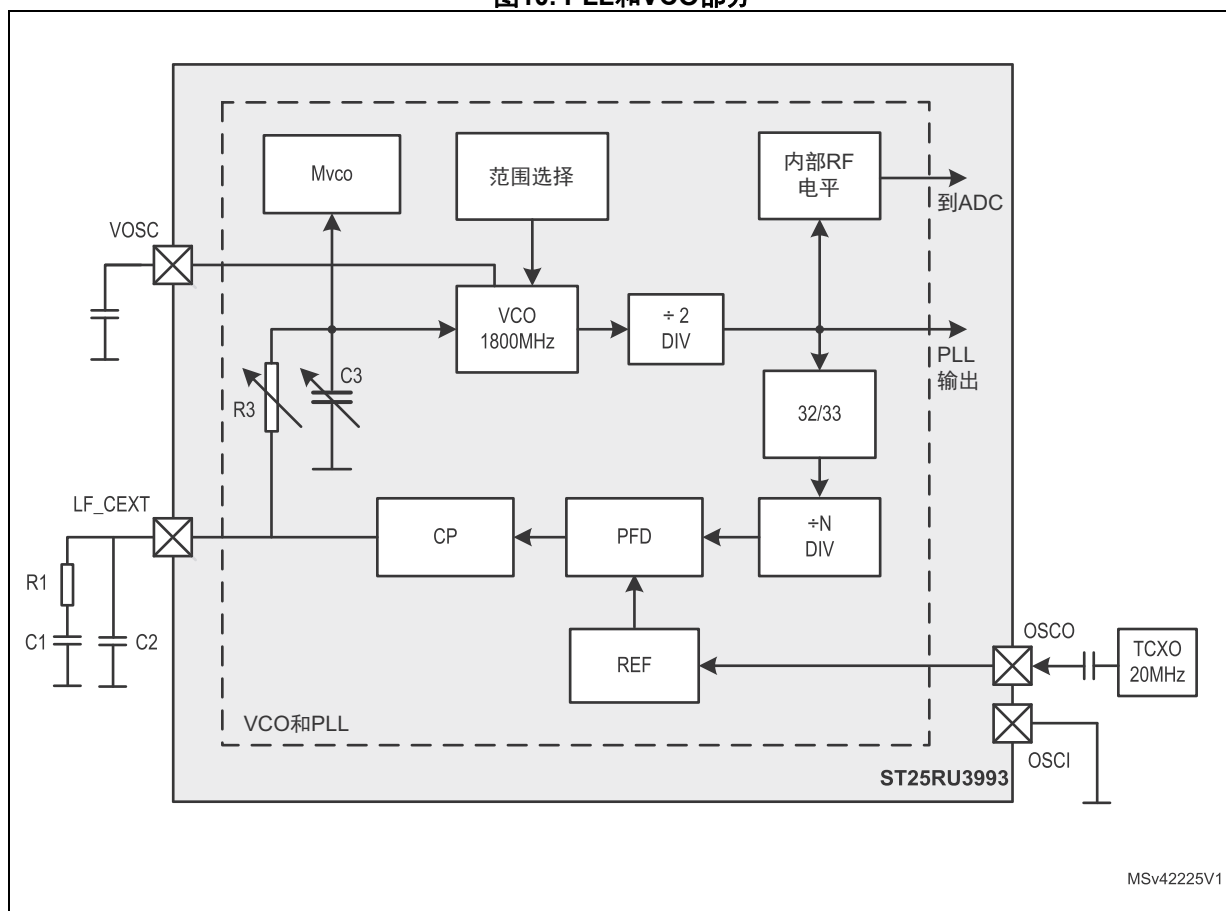
OAD和OAD2输出是模拟和数字测试输出。当用作模拟输出时，接收的子载波信号或混频器模拟DC输出电平会在这些引脚上复用。该信号以AGD电平为中心。当用作数字输出时，这些电平配置为VDD_IO。通过设置杂项寄存器1（0Dh）中的hs_oad位，可将OAD引脚配置为高速输出。正常工作时，不建议使用hs_oad，因为较高频谐波分量会使器件的敏感引脚上串扰增加。

2.3 PLL和VCO部分

PLL部分包括压控振荡器、预分频器、主分频器和参考分频器，相频检测器、充电泵和环路滤波器。

图 10显示了ST25RU3993器件的PLL和VCO部分详细框图。

图10. PLL和VCO部分



除了环路滤波器部分之外，所有构建模块都集成到ST25RU3993中。所允许的频率工作范围为840 MHz至960 MHz。

2.3.1 压控振荡器

VCO是完全集成的，包括可变电容和电感。频率控制输入引脚为LF_CEXT。有效电压范围为0.5 V至 $V_{DD_A} - 0.5$ V之间。[VCO控制寄存器](#)（11h）中的选项位eosc[2:0]用于振荡器噪声和电流消耗优化。电源去耦通过VOSC引脚进行。内部VCO频率设置为1800 MHz范围内，它被内部二分频，以减小VCO牵引效应。将1800 MHz VCO的调谐曲线分成16段（范围），以降低VCO增益并获得最低的相位噪声。

VCO调谐范围选择

VCO调谐范围选择可通过设置[VCO控制寄存器](#)（11h）中的选项位vco_r[3:0]来手动完成。可使用直接命令Automatic VCO Range Selection（A4h）来启动自动选择。通过发送直接命令Manual VCO Range Selection（A5h），可以恢复为手动选择。Automatic VCO Range Selection（A4h）命令会启动搜索算法，找到合适的VCO段。当算法完成时，使用Irq_cmd发送一个IRQ请求，并且[命令状态显示寄存器](#)（2Eh）中的autovco_done状态位被置为高电平。

VCO调谐范围状态读出

自动段搜索算法的结果由vco_ri[7:4]表示，当选项位r2Cpage[1:0] = 01b（寄存器29h）时，可通过[AGL/VCO/F_CAL/PilotFreq状态寄存器（r2Cpage\[1:0\] = 01）](#)（2Ch）从设备中将其读出。

VCO控制电压测量

通过将[VCO控制寄存器](#)（11h）中的选项位mvco置为高电平，可以测量VCO控制电压。利用r2Cpage[1:0] = 01b（寄存器29h），该3位结果vco_ri[2:0]可从[AGL/VCO/F_CAL/PilotFreq状态寄存器（r2Cpage\[1:0\]=01）](#)（2Ch）中读取。正常工作过程中，寄存器11h中的mvco选项位应保持低电平。关于使用1800 MHz VCO的详细信息在专门的应用笔记中有描述。

2.3.2 PLL预分频器和主分频器

32/33分频预分频器由N-分频器控制。分频比由[PLL主寄存器1](#)和[PLL主寄存器3](#)（17h-19h）或[PLL辅助寄存器1](#)和[PLL辅助寄存器3](#)（1Ah-1Ch）来定义。三个主（辅）寄存器的低10位定义A值，接下来的高10位定义B值。A和B值定义主分频器的分频比：

$$N = B \cdot 32 + A \cdot 33$$

两个寄存器[PLL主寄存器1](#)和[PLL主寄存器3](#)和[PLL辅助寄存器1](#)和[PLL辅助寄存器3](#)可用来支持跳频，使用直接命令Hop to Main Frequency（84h）和Hop to Auxiliary Frequency（85h）。

2.3.3 PLL参考频率

参考频率通过 [PLL主寄存器1](#) (17h) 中的RefFreq[2:0]位进行选择。可用值为：

- 125 kHz
- 100 kHz
- 50 kHz
- 25 kHz

2.3.4 参考频率源

对于参考频率，需要20 MHz的频率源。可以使用外部振荡器（TCXO）或石英晶振。如果使用了TCXO，则它应连接到OSCO引脚，同时OSCI引脚应短接至地。TCXO的信号形状应为正弦且AC耦合的。其电平应处于0.8 Vpp至3 Vpp的范围内。建议使用低OSCO电平，以减少Tx载波频率附近±20 MHz间隔的频谱信号分量。此模式下OSCO输入阻抗典型值为9 kΩ，且并联9 pF电容。晶振应当连接到OSCI和OSCO引脚之间，并连接适当的负载电容到地作为分流配置。建议负载电容的范围为15 pF至20 pF。谐振的最大串联电阻应为30 Ω。晶体振荡器以快速模式启动，以加速形成稳定的晶体振荡。器件随后切换回节能模式。器件操作通常使用节能模式。[杂项寄存器2](#) (0Eh) 中的选项位xosc[1:0]可用来手动控制晶振工作模式。

2.3.5 相频检测器和充电泵

参考频率和分频的RF频率在相频检测器（驱动连接至LF_CEXT引脚的电荷泵）中进行比较。利用 [CP控制寄存器](#) (12h) 中的选项位cp[2:0]，电荷泵电流可在150 μA至2350 μA之间进行选择。

2.3.6 环路滤波器

环路滤波器由外部和内部两部分组成。第一级（串联电容、串联电阻和并联电容）是外部部分，连接至引脚LF_CEXT。第二级（R3/C3滤波器）内部连接到LF_CEXT引脚和VCO控制输入之间。

环路滤波器内部部分的值（R3和C3）可通过CP Control Register (12h) 中的选项位LF_R3[7:6]和LF_C3[5:3]来进行选择。R3可设置为30 kΩ至100 kΩ范围内，而C3可设置为20 pF至200 pF范围内。

2.3.7 跳频命令

通过发送直接命令Hop to Main Frequency (84h) 和Hop to Auxiliary Frequency (85h) 可实现跳频，将主分频比置于主PLL寄存器或辅PLL寄存器中。主机系统（MCU）负责根据本地规范执行正确的跳频。

2.3.8 PLL启动和跳频

使能RF场之前，主机系统需要通过 [CP控制寄存器](#)（12h）和 [PLL主寄存器1](#)、[PLL主寄存器2](#)和[PLL主寄存器3](#)（17h，18h，19h）配置PLL。应使用上述定义的可能方式来锁定PLL。任何时候以某一频率工作时，主机系统都能够填充辅PLL Main Registers。当需要执行跳频时，只需向设备发送适当的跳频直接命令。

2.4 器件状态控制

[器件状态控制寄存器](#)（00h）中，控制着器件的主要功能。通过设置选项位rf_on，内部发射器和接收器模块可使能。初始RF场斜升由[Tx选项寄存器](#)（02h）中的Tari[2:0]选项位和[调制器控制寄存器3](#)（15h）中的选项位trfon[1:0]来定义。

可用值为：

- 100 μ s
- 200 μ s
- 400 μ s
- TARI确定

完成时，[AGC和内部状态显示寄存器](#)（2Ah）中的rf_ok位被置位，并发送一个IRQ（带Irq_ana位）。通过将rf_on位置为低电平，RF场会斜降，类似于斜升瞬态，并发送一个IRQ（其Irq_ana位置位）。rec_on位仅使能接收器。agc_on位使能AGC功能。stby位使设备进入待机模式。

2.5 协议控制

[协议选择寄存器](#)（01h）中，可选择主协议参数。对于EPC Class1 Gen2操作，prot[2:0]选项位应置为000b，而对于ISO18000-6A/B FM0解码器操作，则应置为001b。AutoACK[1:0]位使能自动盘点循环排序并定义其深度。有以下三种模式：

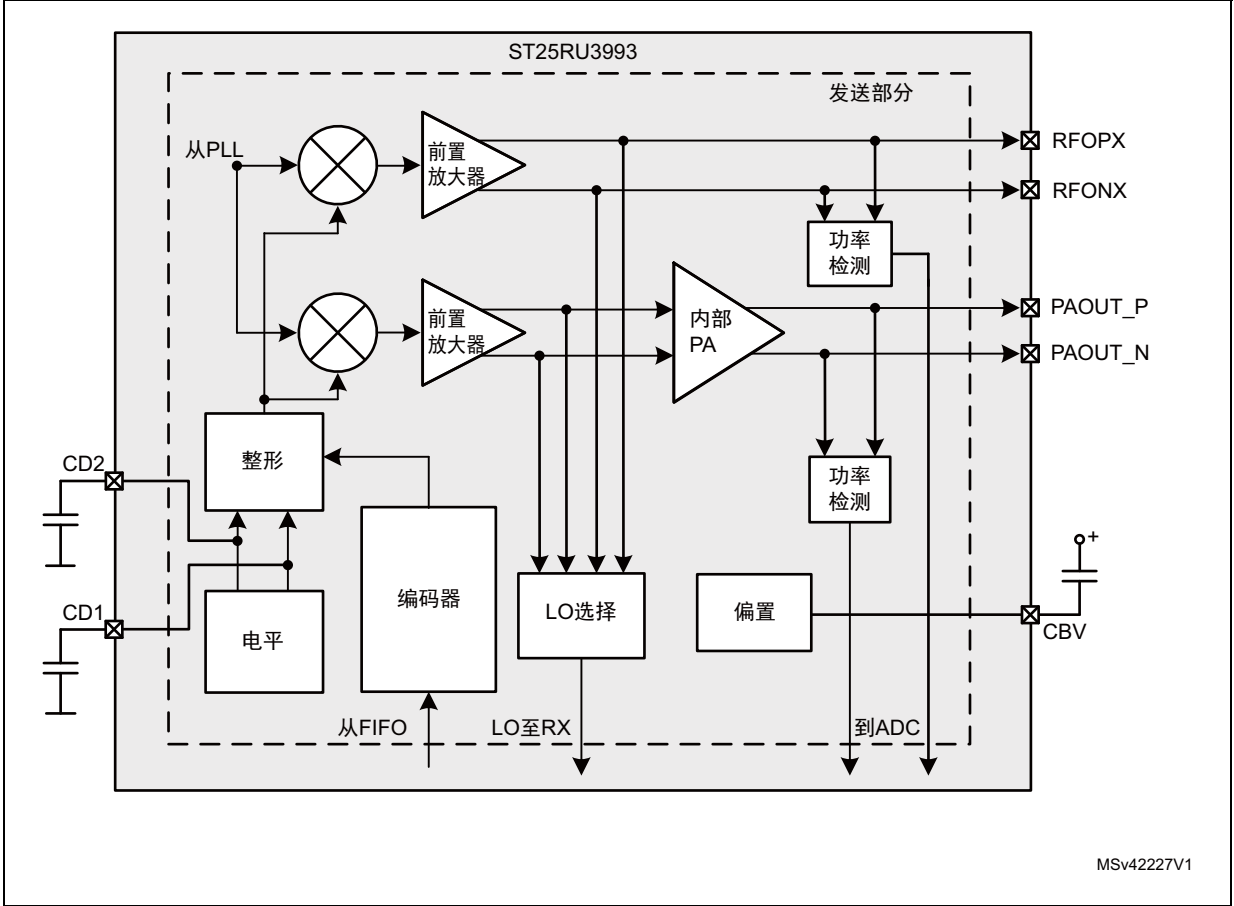
- 无自动
- 自动ACK
- 自动ACK + ReqRN

选项位RX_crc_n = 1定义接收不进行内部CRC校验。然后CRC就如其他数据字节一样传递到FIFO。在EPC Gen 2协议中，这在EPC应答被截断时是很有用的功能，这种情况下，所存储的由标签发送的CRC不是根据实际发送数据计算得出，因此是无效的CRC。dir_mode位定义直接模式运行时的输出信号类型。它还可禁用接收过程中的自动解码和信号感测。建议在执行连续模拟测量时，将此位设为高电平。

2.6 发送部分

发射器部分包括数据处理、编码部分、整形电路、调制器和放大器电路。

图11. 发送部分



RF载波与发送数据（采用整形表示）进行调制，并（预）放大，以用于发送。

2.6.1 Tx数据处理和编码

数据处理部分从FIFO中取出基带数据，并按照Gen2协议（PIE）对其进行编码。它添加一个前导码或帧同步，并计算CRC。数字调制信号被馈送到整形电路。

2.6.2 Tx整形电路

调制形状由一个双D/A转换器所控制。第一个5位对数转换器会产生两个电压，它们定义了最小和最大（Vpp）调制信号电平。这两个电压由连接到CD1和CD2引脚的两个外部电容进行滤波，以便最小化噪声水平，并用作整形电路的参考。第二个9位线性转换器将数字调制信号转换为正弦或线性形状的模拟调制信号。整形电路的输出被插值并连接至调制器输入。

2.6.3 本地振荡器（LO）线路

为了提高对相位噪声的抑制，本地振荡器信号是从预放大级输出导出的。为了优化操作，预放大电平应接近额定值（由寄存器15h中的TX_lev[4:0]进行设置）。如果使用了更低的电平，则可以使用选项位eTX[7]，使LO信号增加约6 dB。缺点是接收噪声会增加。

2.6.4 调制器

调制器将RF载波与整形表示的数字调制信号进行调制。内部调制器能够进行ASK和PR-ASK调制。

Tx电平和形状调整

输出电平和调制形状特性由 [调制器控制寄存器1](#) 到 [调制器控制寄存器4](#)（13h-16h）控制。输出信号电平可通过 [调制器控制寄存器3](#)（15h）中的选项位TX_lev[4:0]来调整。为了实现良好的性能，建议对读卡器的外部电路进行设计，使读卡器输出功率接近ST25RU3993额定输出功率。如果需要在功率较小的情况下临时运行，则应使用TX_lev[4:0]选项位。

正弦或线性形状由寄存器（15h）中的选项位lin_mod定义。PR-ASK调制通过将pr_ask选项位置为高电平来选择。如果选择了PR-ASK，则可使用del_len[5:0]选项位来调整分隔符长度，使其范围为9.6 μ s至15.9 μ s。对于Tari = 25 μ s，PR-ASK和ASK分隔符形状可用。可利用寄存器15h中的ook_ask选项位，来选择能够提供更加精确定时的ASK瞬态。对于Tari = 12.5 μ s和6.25 μ s，则只有ASK分隔符形状可用。

ASK调制可通过将pr_ask选项位置为低电平来选择。ASK调制中，可以通过设置选项位ook_ask来调整分隔符长度。这种情况下，ook_ask定义100% ASK调制，del_len[5:0]位用来进行分隔符长度设置，如上述在PR-ASK模式中那样。

调制瞬态的速率自动调整为所选Tari设置，并可通过ask_rate[1:0]选项位（寄存器13h）来重新调整。为了使调制信号转换更加平滑，可通过 [调制器控制寄存器1](#)（13h）中的e_lpf选项位来激活一个可选低通滤波器。位aux_mod和main_mod定义调制信号是否连接到低功率输出或内部PA输出线路上。如果其中一个输出通过[RF输出和LO 控制寄存器](#)（0Ch）中的eTX[3:0]位使能，并且相应的aux_mod或main_mod位为低电平，则输出使能，但是不被调制（设备将只输出连续波形信号）。

2.7 Tx输出

两个Tx差分输出端口可用：

- 差分低功率，高线性输出（标称值0 dBm）
- 差分高功率输出（标称值20 dBm）

低功率输出可用来驱动外部PA，以产生高功率RF信号。内部高功率输出可用来直接驱动适于低到中等读取范围要求的应用的天线。

低功率输出

差分低功率、高线性RF输出（~0dBm）用于驱动外部放大器。由RFOPX和RFONX引脚组成的RF输出需要连接到VDD_B的外部RF扼流圈、去耦电容和一个2:1阻抗比的Balun，以在50 Ω系统中实现最佳操作。输出通过RF Output和LO Control Register（0Ch）中的eTX[1:0]位来使能。使用过这些位，可以调整RF输出引脚的电流性能。

高功率输出

差分高功率输出引脚是内部功率放大器输出PAOUT_P和PAOUT_N的输出。它们需要连接到VDD_PA的外部RF扼流圈和阻抗匹配电路，以在50 Ω系统中工作。放大器由寄存器0Ch中的eTX[4]和eTX[3:2]选项位来使能。位eTX[3:2]还定义内部预放大级的偏置。当内部PA使能时，PA电源稳压器自动使能。内部PA的偏置电流由[稳压器和PA偏置寄存器](#)（0Bh）中的选项位pa_bias[1:0]来定义。

2.8 Tx工作模式

2.8.1 TX正常模式

基带数据传递至24字节的FIFO，内部完成整个数据处理（协议编码，添加前导码或帧同步，CRC，信号整形和调制）。然后数据编码为调制脉冲电平并发送至调制器。这意味着MCU只需将数据载入FIFO中。

发送开始

以正常模式开始数据发送有三种可能方式。

第一种数据发送可通过发送相关直接命令来触发：

- Transmission with CRC（90h）
- Transmission with CRC Expecting Header Bit（91h）
- Transmission without CRC（92h）

后跟应发送的字节数信息和基带数据。需要写入[Tx长度寄存器1](#)和[Tx长度寄存器2](#)（3Dh，3Eh）的字节数和数据本身应载入[FIFO I/O寄存器](#)（3Fh）中。两个操作可以通过一个连续写命令来完成。当第一个数据字节完全写入FIFO中时，发送开始。

第二种可能方式是利用其中一个与EPC Class1 Gen2协议相关的直接命令来触发发送：

- 盘点命令：
 - Query (98h)
 - QueryRep (99h)
 - QueryAdjustUp (9Ah)
 - QueryAdjustNic (9Bh)
 - QueryAdjustDown (9Ch)
- ACK (9Dh)
- ReqRN (9Fh)

这种情况下，接收到命令时发送开始。

第三种实现数据发送的可能方式是使用其中一种AutoACK模式。这种情况下，如果前一次接收成功完成，则自动发送ACK或ReqRn。

数据发送过程中，[FIFO状态寄存器](#) (39h) 中的TX_status位被置位。当数据发送完成时，通过将Irq_TX位置为高电平，读卡器发送一个IRQ请求。

协议调整

EPC Class1 Gen 2协议允许用户调整发送参数。所支持的3种Tari值可通过改变[Tx选项寄存器](#) (02h) 中的Tari[1:0]选项位来进行选择。（PIE编码的）逻辑1的高电平周期长度由[Tx选项寄存器](#) (02h) 中的TXOne[1:0]选项位进行选择。直接命令Query (98h) 的会话参数由[Tx设置寄存器](#) (3Ch) 中的S1和S0选项位来定义。TRcal定义了反向散射链频率，它并入到Query命令发送中。TRcal由TRcal寄存器 (04h, 05h) 中的选项位TRcal[11:0]来定义。

注意： 软件设计人员需要注意，位TRcal[11:0]、RX_LF[3:0]和DR位在Query命令发送中应遵循Gen2协议。准确描述可在EPC Class1 Gen2或ISO18000-6C协议说明中找到。如果正常发送时需要TRcal数据，则可通过[Tx设置寄存器](#) (3Ch) 中的Force_TRcal选项位来进行设置。循环冗余校验可以改为CRC-5，代替CRC-16。正常发送过程中，这可以通过将[Tx设置寄存器](#) (3Ch) 中的TXCRC_5选项位置为高电平来实现。

发送FIFO

读卡器支持两个完全分立的24字节FIFO缓冲寄存器，一个用于发送，一个用于接收。它们共享相同的地址。通过写入FIFO地址3Fh，数据会被传递至发射FIFO，而从寄存器地址3Fh读取则可从接收FIFO取值。这种方法使得能够在MCU读出先前接收的数据之前，就开始新的发送。

如果待发送的数据字节超出FIFO缓冲区空间，则MCU应首先将FIFO寄存器填满24字节。读卡器开始发送，当FIFO中只剩下6个字节是，利用中断寄存器1 (37h) 中的irq_fifo信号来发送一个中断请求。接收到中断时，MCU需要读取寄存器37h。通过读取此寄存器，主机系统可以获知引起中断的原因，同时清空中断位。此后，考虑可用的FIFO空间，MCU将剩余发送数据字节存入FIFO中。如果所有发送数据字节均已发送至FIFO，则主机系统会等待至最后的数据字节发送完成。利用寄存器37h中的IRQ请求irq_TX，向MCU发送传输结束的信号。两个[Tx长度寄存器1](#)和[Tx长度寄存器2](#) (3Dh, 3Eh) 可支持不完整字节的发送。MCU需要定义完整字节数和待发送的剩余位数。

2.8.2 TX直接模式

当仅使用模拟功能，而旁路读卡器的所有协议处理支持时，可以选择直接模式。

进入和终止直接模式

要进入直接模式，应发送直接命令Direct Mode（81h），然后是NCS低到高转换。只要NCS保持高电平，直接模式就保持激活。要终止直接模式，需要在NCS高到低转换之后，立即发送直接命令Block Rx（96h）。在相同或连续的NCS低电平期间，可以利用SPI接口再次进行正常通信。

直接模式信号

表 6显示了直接模式过程中I/O引脚的重新分配。不同的接收输出选项与[协议选择寄存器](#)（01h）中的dir_mode选项位有关。

表6. 直接模式中I/O引脚重新分配

引脚名称	比特流和比特时钟输出	子载波输出 (dir_mode = 1)
MOSI	Tx数据输入	Tx数据输入
SCLK	使能Rx输入	使能Rx输入
MISO	Rx数据输出	I通道子载波输出
IRQ	Rx比特时钟输出	Q通道子载波输出

直接模式下，MCU必须直接控制发送调制输入引脚MOSI（Tx数据输入）。如果MOSI为高电平，则RF场被置为高电平，如果MOSI为低电平，则RF场被置为低电平。电路根据[调制器控制寄存器1](#)到[调制器控制寄存器3](#)（13h-15h）中的设置对场进行整形并发送信号。

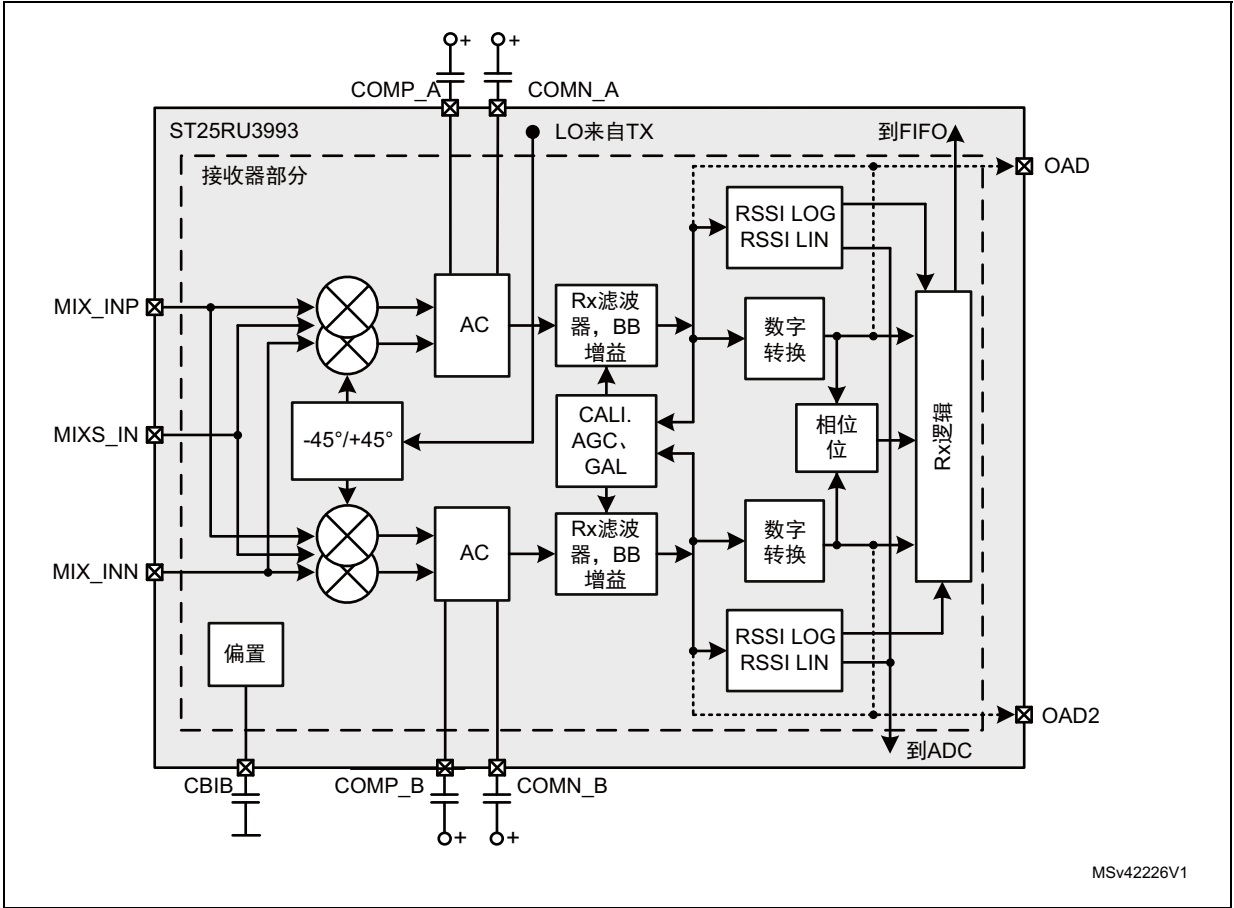
2.9 接收器

接收器部分包括两个输入混频器，随后是快速AC耦合、增益和滤波级，以及一个数字转换器。两个接收信号馈入判定电路、位解码器和成帧器，其中已删除前导码并且CRC已校验。干净的成帧基带数据可通过24字节[FIFO I/O寄存器](#)（3Fh）被MCU访问。

接收器部分由[器件状态控制寄存器](#)（00h）中的选项位rec_on或rf_on来激活。如果读卡器先前处于正常模式（EN=H且stby=0），则典型偏置建立时间为3 ms。如果rec_on位和EN引脚都被置位，或发生stby从高到低变化，则以正常模式上电时间为准。

图 12显示了ST25RU3993器件接收器部分的详细框图。

图12. 接收器部分



2.9.1 输入混频器

两个输入混频器由90°相移的LO信号来驱动，并形成一個IQ解调电路。利用IQ解调器结构，AM输入信号在同相通道（I）解调，而PM输入信号在正交相位（Q）通道解调。混合的AM和PM输入信号可在两个接收通道内解调。即便标签在接收器输入端有幅度或相位调制，这种配置也可实现可靠操作，因为它可以抑制由交替调制类型引起的通信漏洞。可以使用差分输入混频器和单端输入混频器。

差分输入混频器

引脚MIX_INP和MIX_INN为差分Rx混频器的输入。这些输入应当AC耦合到外部电路上。上电时，设备自动选择差分Rx混频器。如果不使用差分Rx混频器，输入引脚应接地。为了优化接收器噪声和输入范围特性，可利用差分混频器功能设置来调整输入范围。根据环境反射率和天线特性，接收器的输入RF电压会增加，有可能会破坏差分Rx混频器操作。这种情况下，可通过将[Rx混频器和增益寄存器](#)（0Ah）中的选项位mix_ir[0]置为高电平，来激活内部输入衰减器，从而扩大输入范围。如果不希望的反射功率（自干扰）较低，主机系统可以通过设置选项位mix_ir[1]来增加混频器转换增益，从而提高接收器的整体灵敏度。此设置的缺点是动态输入范围会减小。

[发射极耦合混频器选项寄存器](#)（22h）中的附加设置：

- emix_vr[0]：（i2x）增加混频器增益模式（~3dB）的差分Rx混频器范围
- emix_vr[1]：（vsp_low）将差分Rx混频器偏置点调整为低电压
- iadd_sink[2:0]：选择差分Rx混频器负载级

单端输入混频器

单端输入混频器具有发射极耦合输入拓扑。输入MIXS_IN引脚应当有到地的DC线路，并且对于RF输入信号应当进行AC耦合。单端输入混频器需要通过[杂项寄存器1](#)（0Dh）中的s_mix位来激活。

针对不同的混频器输入范围、灵敏度和电流消耗要求，以下选项可用来优化混频器操作：

- mix_ir[1:0]：在[Rx混频器和增益寄存器](#)（0Ah）中选择内部混频器阻抗和增益
- emix_vr[2:0]：在[发射极耦合混频器选项寄存器](#)（22h）中选择混频器输入电压范围

id2x、id1x5、iadd_sink[2:0]：在[TRcal高寄存器](#)（04h）和[发射极耦合混频器选项寄存器](#)（22h）中选择混频器负载级电流。

2.9.2 本地振荡器线路

为了提高对相位噪声的抑制，本地振荡器信号可来自于RFOPX、RFONX或内部PA的内部预放大级。LO信号抽头的信号源由[RF输出和LO控制寄存器](#)（0Ch）中的eTX[6]选项位来选择。使用低于标称值的输出RF电平时，通过将选项位eTX[7]置为高电平，可使LO信号增加~6 dB。此设置的缺点是接收噪声会增加。

2.9.3 快速AC耦合

内部反馈AC耦合系统可存储发射调制开始前的DC工作点。数据发送后，系统会逐渐调整高通时间常数，从而使接收前的建立时间非常快。这样的系统需要适适应EPC Class 1 Gen2协议最高比特速率所需的短Tx至Rx时间。

2.9.4 Rx滤波器

滤波器拓扑

Rx滤波器由四个滤波器级组成：

4 阶椭圆低通，具有陷波特性，可抑制 500 kHz 或 600 kHz 相邻通道。该滤波器可在 DRM 操作下对信道间隔进行配置，对于 ETSI 其 1dB 压缩点为 360 kHz，对于 FCC 其 1dB 压缩点为 280 kHz。该滤波器级可允许有一个非 DRM 设置：

- 800 kHz低通转角频率，BLF = 640 kHz。
- 2阶高通Chebyshev滤波器，具有可调的1dB压缩点，范围为72kHz至200kHz。对于较低的LF频率，该滤波器级可关闭（仅限其增益级）。
- 2阶低通Chebyshev滤波器，对于DRM操作下的信道间隔，ETSI其1dB压缩点为360 kHz，FCC其1dB压缩点为280 kHz。该滤波器可允许有三个非DRM设置：
 - 800 kHz低通转角频率，BLF = 640 kHz
 - 180 kHz低通转角频率，BLF = 160 kHz
 - 72 kHz低通转角频率，BLF = 40 kHz
- 2阶高通Chebyshev滤波器，具有可调的1dB压缩点，范围为72kHz至200kHz。对于较低的BLF和FM0编码，此滤波器级可重新配置为1阶高通滤波，其-3 dB频率为5.5 kHz或12 kHz。

Rx滤波器特性

Rx滤波器特性由[Rx滤波器设置寄存器](#)（09h）中的选项位来定义。hp[3:1]选项位定义高通转角频率，lp[3:1]定义低通转角频率。位byp1和byp2可绕过一些允许在较低反向散射链路频率下工作的级。由于不同滤波器级的设置会局部互相影响，因此可以实现许多不同的整体滤波器特性。寄存器09h应设置为FFh。可用寄存器设置及其典型Rx滤波器特性显示于[表 7](#)中。

表7. Rx滤波器特性（寄存器09h）

滤波器设置	-3 dB HP频率	-3dB LP频率	40 kHz处衰减	600 kHz处衰减	1.2 MHz处衰减
BLF = 640 kHz					
reg09:00	220 kHz	770 kHz	-55 dB	-	-35 dB
reg09:07	80 kHz	770 kHz	-18 dB	-	-35 dB
BLF = 320 kHz（ETSI DRM）					
reg09:20	200 kHz	380 kHz	-50 dB	-40 dB	-54 dB
reg09:27	75 kHz	380 kHz	-18 dB	-40 dB	-54 dB
BLF = 250 kHz（FCC DRM）					
reg09:30	200 kHz	320 kHz	-50 dB	-45 dB	-55 dB
reg09:37	75 kHz	320 kHz	-18 dB	-45 dB	-55 dB
BLF = 160 kHz					
reg09:3B	110 kHz	245 kHz	-	-52 dB	-56 dB
reg09:3F	55 kHz	245 kHz	-	-52 dB	-56 dB
BLF = 40 kHz					
reg09:FF	7 kHz	80 kHz	-	-60 dB	-55 dB

建议滤波器设置

工作时不是所有的滤波器设置都有用。表 8显示了针对所支持的链路频率和Rx编码所建议的寄存器设置，它们能够优化整体Rx滤波器特性。

表8. 针对所支持的链路模式建议的Rx滤波器设置

链路频率	Rx编码	寄存器09h 设置
DRM模式		
320 kHz	M4	24h
	M8	
250 kHz	M4	34h
	M8	
其他支持模式		
40 kHz	FM0	FFh
	M2	
	M4	
	M8	
160 kHz	FM0	BFh
	M2	3Fh
	M4	
	M8	
640 kHz	M4	04h
	M8	

Rx滤波器校准

要补偿内部电阻和电容值的工艺和温度变化，可以使用滤波器校准程序。校准程序由直接命令Trigger Rx Filter Calibration（88h）来触发。5 ms（最大值）后校准完成，校准应在上电后、第一次接收之前触发，此后在发生明显温度变化时触发。

使用r2Cpage[1:0] = 10b，此校准的结果可由AGL/VCO/F_CAL/PilotFreq状态寄存器（r2Cpage[1:0] = 01）（2Ch）中的lp_cal[3:0]和hp_cal[3:0]状态位表示。典型校准结果值为88h。如果之前杂项寄存器2（0Eh）中使能的选项位f_cal_hp_chg被置为高电平，则自动校准值可由直接命令Decrease Rx Filter Calibration Data（89h）和Increase Rx Filter Calibration Data（8Ah）来调整。

注意hp_cal[3:0]会影响滤波特性的高通部分，而lp_cal[3:0]会影响滤波特性的低通部分，两者都是4%的步长。范围为±30%。

Rx增益和数字转换器迟滞

可调整接收链和数字转换器迟滞中的Rx增益，以优化信噪比和信干比。有三种调整方式：

- 手动
- AGC
- AGL

手动调整

这种调整方法通过设置 [Rx混频器和增益寄存器](#) (0Ah) 中的选项位来完成。位 gain[2:0] 增加数字转换器迟滞每步长 (7步) 3 dB，位 gain[5:4] 改变基带放大器增益每步长 3 dB (3步)。改变的符号 (增加或减少) 由选项位 gain_sign 来定义。

AGC

内置AGC包括一个系统，可在输入前导码的第一个周期内活动。它部分改变了数字转换器迟滞 (步1-4) 和基带增益 (步5-7)。对于保持I、Q信道比的两个通道，其迟滞和基带增益会同等改变，因此较强的信号能够正确进行数字转换。通过将 [器件状态控制寄存器](#) (00h) 中的选项位 agc_on 置为高电平，可以使能AGC。通过 [AGC和内部状态显示寄存器](#) (2Ah) 中的 agc[2:0] 状态位可以看到AGC状态。寄存器值表示 3 dB 步数。

AGL

由于环境噪声和干扰而导致接收条件较差的情况下，这种调整可能会降低灵敏度。直接命令 Enable Rx (97h) 发送之后 rf_ok = 1 期间，以及无实际标签响应的等待期间，AGL 可由直接命令 AGL On (A6h) 触发。这意味着 RF 斜升已完成，并且接收器已准备好接收干扰信号。这种自动功能可以分别增加每个通道的数字转换器迟滞，使其电平刚好高于噪声和干扰电平。AGL 活动所需的最大时间为 1 ms。使用 r2Cpage[1:0] = 00b，可通过读取 [AGL/VCO/F_CAL/PilotFreq 状态显示寄存器 \(r2Cpage\[1:0\] = 00\)](#) (2Ch) 中的 agl[5:0] 状态位来看到每个通道的 AGL 结果状态。寄存器值表示 3 dB 步数。四个活动步骤可用，而步骤 5-7 无效 (0 dB)。AGL 由 AGL Off (A7h) 直接命令来禁用。结果被存储，并且直到发送直接命令 AGL Off (A7h) 均保持有效。

AGC 和 AGL 之间的差别是，AGC 在每次数据包接收开始时运行，而 AGL 仅在直接命令 AGL On (A6h) 发送时才运行。

AGC 和 AGL 都作用于 [Rx混频器和增益寄存器](#) (0Ah) 中的 gain[2:0] 位，并且二者只能使用一个。手动设置优先级更低。通常，系统增益应当设置为这样一个水平，使得在良好 (正常) 条件下，在标签不发送时，数字转换器输出上只有少量几次转换。这种情况下，也不会有 AGL 变化。

2.9.5 IQ选择

对两个接收信号进行数字转化和评估。判定电路选择同相信号或正交信号通道，取其较好的接收信号进行进一步处理。通过读取[AGL/VCO/F_CAL/PilotFreq状态显示寄存器](#) (*r2Cpage[1:0] = 00*) (2Ah) 中的in_select状态位可以看到所选信号通道。从前导码结束直至下次发送开始，此位都有效。对于FM0 Rx编码，其选择是基于对数据包开始时所接收子载波的数字表示的评估。对于Miller Rx编码，其选择由对数RSSI测量所支持。如果至少有一个RSSI读数 (I或Q) 高于[读写器冲突检测和IQ选择设置寄存器](#) (1Dh) 中IQsel_Th[3:0]选项位所定义的值，则要考虑RSSI。考虑噪声RSSI，可以实现进一步改善。要启用此模式 (用于后续接收所需的活跃RF场，所有混频器和增益设置)，可发送直接命令Enable Rx (97h) 和Store RSSI (A8h)。因此，只有实际导频RSSI和存储噪声RSSI之差对IQ判定有影响。

2.9.6 位解码器

位解码器根据[Rx选项寄存器](#) (03h) 中的选项位RX_cod[2:0]和RX_LF[3:0]所定义的协议，将子载波编码信号转换为比特流数据。系统抽取数据时钟和串行数据位，并删除前导码。解码器逻辑针对最大错误容限而设计，可以成功解码因噪声或干扰而导致部分损坏的子载波信号。在EPC Class1 Gen2协议中，解码器支持FM0的长Rx前导码 (T_{Rext} = 1)，以及所有的Miller编码信号。Miller4和Miller8编码信号可支持短Rx前导码 (T_{Rext} = 0)。

2.9.7 数据成帧器

在数据成帧器中，串行比特流格式为字节。校验并删除CRC字节，留下纯基带数据，这些数据会被发送到24字节FIFO寄存器中，MCU可从中将其读取。接收器还支持传输不完整字节。

2.10 数据接收模式

设备能够以正常模式或直接模式运行。

2.10.1 Rx正常模式

正常模式下，接收数据存储到FIFO中。

接收开始

接收在数据发送结束时自动触发。

开始接收的第二种选择是通过发送直接命令Enable Rx (97h) 来手动完成。要正确运行，[协议选择寄存器](#) (01h) 中的dir_mode位位置为0。

开始接收的第三种可能方式是使用某一种AutoACK模式，它可以自动触发接收来获取PC+EPC和Handle。

Rx等待定时器

Rx等待定时器定义数据发送结束和数据接收开始之间的等待时间。在此期间，解码器不活动。这可以防止由于发送操作、噪声或干扰引起瞬变而导致的错误检测。Rx等待时间设置由 [Rx等待时间寄存器](#) (08h) 中的RXw[7:0]选项位来完成。Rx等待时间的步长为6.4 μ s。

Rx无响应定时器

Rx无响应定时器从防冲突算法的接收时隙开始，直至标签响应到达。如果在规定时间内未接收到标签响应，则接收终止，并将Irq_noresp位置位触发一个IRQ。如果 [使能中断寄存器1](#) (35h) 中的e_irq_noresp选项位被置位，则接收不会被Rx No Response Timer终止。因此需要发送直接命令Block Rx (96h)，来手动终止接收。此模式针对响应时间较长或未定义的命令而设计。Rx无响应定时器由 [Rx无响应时间寄存器](#) (07h) 控制。此时间步长定义为25.6 μ s。如果定时器置为FFh，则Rx无响应时间固定为26.2 ms。

解码器操作

数据接收期间，[FIFO状态寄存器](#) (39h) 中的Rx_status位被置为高电平，当数据发送完成时，Irq_RX位被置位，读卡器发送一个IRQ请求。Rx FIFO缓冲区中，可存储24个字节。如果接收数据字节数高于18，则Irq_fifo位置为高电平（寄存器37h），发送一个IRQ请求到MCU，数据应从FIFO中移走。如果数据格式中发生错误或在CRC中检测到错误，则可通过将Irq_err位置为高电平，产生一个IRQ请求来通知MCU。关于引起错误的信息可从 [中断寄存器2](#) (38h) 中读取。发生接收错误的情况下，系统仍然接收预期的位数，以使读卡器和标签具有相似的时间流。

Rx长度寄存器

通常预期接收长度应当在接收开始之前定义。如果不是这种情况，则在接收过程中，当实际长度可用时，可更新接收长度。当在正常数据发送结束时触发接收（直接命令90h, 91h, 92h），则接收长度需要由 [Rx长度寄存器1](#)和[Rx长度寄存器2](#) (3Ah, 3Bh) 中的RXI[11:0]选项位来定义。

对于直接Query命令 (98h, 99h, 9Ah, 9Bh, 9Ch)，Rx长度为预期RN16预定义为16位。对于直接命令ReqRN (9Fh)，Rx长度内部设置为32位，以接收handle和CRC。只有在PC+EPC接收过程中，接收长度不会提前知道。要解决这种情况，内部协议逻辑检查第一个接收字节，并根据第一个PC字节中的值来调整Rx长度。在利用直接命令Enable Rx (97h) 来手动触发接收的情况下，Rx长度需要通过 [Rx长度寄存器1](#)和[Rx长度寄存器2](#) (3Ah, 3Bh) 中的RXI[11:0]选项位来设置。如果使用了其中一个AutoACK程序，则对于自动盘点命令时序过程中接收的所有标签响应，自动设置Rx长度。

如果自动设置的Rx长度不符合实际标签数据长度，这可能由于未来的协议扩展或自定义标签功能而引起，那么MCU可以改变接收过程中的预期Rx长度。自动设置PC+EPC长度的情况下，长度可以在第二个接收字节之后改变。MCU可以在接收两个字节（PC + EPC域的PC部分）之后请求一个额外的中断。MCU可读出这两个字节，它们定义了正在进行的接收长度，并能够更新Rx长度寄存器。第二个字节之后的IRQ请求可通过[Rx长度寄存器1](#) (3Ah) 中的fifo_dir_irq2选项位来使能。该模式的副作用是，使得CRC字节在FIFO中也可用。第二个字节的实际接收通过将 [中断寄存器1](#) (37h) 中的Irq_2nd_byte IRQ位置为高电平来实现。如果实际Rx长度只能以后才可用，那么可以通过设置[Rx长度寄存器1](#) (3Ah) 中的rep_irq2选项位，来扩展第二个字节的中断功能，以在第4个、第6个、.....接收字节之后触发额外的IRQ请求。当在达到目标接收字节数之后发生中断时，可清除rep_irq2选项位，以防止在其余接收中出现额外的中断。

对于一些Gen2命令，标签可以回复正常响应或错误代码。两种响应长度不同。为了进一步释放MCU，需要准备好auto_errcode_RXI选项位。当此选项位被置位时，协议逻辑检查接收的头位，如果检测到错误代码接收，则将其预期接收长度调整为41位（Gen2错误响应长度）。

RN16寄存器

EPCClass1Gen2协议中，标签响应和盘点循环中的后续读卡器命令之间的时间相对较短。为了帮助MCU从FIFO中读取RN16（或handle），然后将其写回FIFO，器件中内置了一个特殊的寄存器来存储最后接收的RN16。在某一个直接Query命令下，最后一次成功接收后，存储RN16。最后存储的RN16自动用于ACK命令。

AutoACK模式

AutoACK模式自动执行标签的盘点命令序列。其目的是在时间为关键任务的情形中，通过减少MCU和读卡器之间的交互次数，来释放MCU。AutoACK模式通过设置[协议选择寄存器](#)（01h）中的AutoACK[1:0]选项位来使能。以下模式可用：

- AutoACK[1:0] = 00b：仅限Query
- AutoACK[1:0] = 01b：每个查询命令后跟一个ACK
- AutoACK[1:0] = 10b：每个查询命令后跟一个ACK和ReqRN

自动盘点命令时序由直接命令（98h, 99h, 9Ah, 9Bh, 9Ch）触发。成功接收RN16之后，自动准备并触发确认命令ACK和后续接收。成功接收PC+EPC之后，自动准备并触发handle（ReqRN）请求。它还准备相应的Rx长度设置，并提供FIFO中接收的数据（PC+EPC，Handle）。MCU读出基带数据，并触发下一个Query命令来继续盘点循环，或触发可用于标签开启状态的另一个标签命令。

主机系统（MCU）需要维护的中断数被最少化：

- 如果什么也没接收到，则发出Irq_noresp信号。
- 如果EPC长于18字节，则发出Irq_fifo信号。它通知应从FIFO中读出数据。
- EPC和Handle接收结束时发出Irq_RX信号。这也表明一个AutoACK步骤已经完成。如果没有发生错误，则应从FIFO缓冲区读出可用数据。
- AutoACK进程结束时发出Irq_AutoACK信号，这意味着已接收到RN16，并且在此进程中至少已发出了ACK命令。
- 如果此进程中发生了错误，则发出Irq_err信号。

要成功控制盘点循环，主机系统需要区分空的防冲突时隙和冲突时隙：

- Irq_noresp无Irq_AutoACK，意味着没有响应Query命令。这表明盘点进程中出现了一个真实的空时隙。
- Irq_noresp有Irq_AutoACK，或者Irq_err有Irq_AutoACK，意味着接收到了RN16，并且此后进程中出现了空时隙或发生了接收错误。可能现场存在一些未知的标签。但是它也可能意味着，对于特殊设置和条件，滤波的接收噪声水平超出了数字转化迟滞阈值，并且系统将其识别为标签信号。

AutoACK功能也使用 [Rx无响应时间寄存器](#)（07h）和 [Rx等待时间寄存器](#)（08h），与它们用于其他正常模式接收情形中一样。根据EPC Class1 Gen2协议，使用一个额外的定时器来定义T2时间。该时间在 [AutoACK等待时间寄存器](#)（06h）中定义。定时器在接收周期结束时开始，并定义了何时触发后续数据发送。

有测试输出的正常模式

[测量控制寄存器](#)（10h）中以下可能方式可用于观测正常模式和板调试过程中的操作：

- 通过设置选项位Tcomb[1:0] = 01b，使能两个接收通道（I和Q）的数字子载波信号。输出为OAD和OAD2。
- 通过设置选项位Tcomb[1:0] = 10b，使能Tx调制输出和所选数字子载波信号通道。输出为OAD（TX）和OAD2（Rx）。
- 通过设置选项位e_anaout[1:0] = 01b，使能两个接收通道（I和Q）的模拟子载波信号。输出为OAD和OAD2。模拟输出优先级低于数字输出。

2.10.2 Rx直接模式

直接模式下，通过将引脚SCLK（使能Rx输入）置为高电平，来触发接收。直接模式下，从标签接收数据时，根据选项位设置，有三种可能：

- 根据协议，内部解码比特流和比特时钟通过dir_mode = 0来使能，并由 [协议选择寄存器](#)（01h）中的选项位prot[2:0]，[Rx选项寄存器](#)（03h）中的RX_cod[2:0]和RX_LF[3:0]选项位来定义。输出为引脚MISO和IRQ。

- 通过将 [协议选择寄存器](#) (01h) 中的选项位 dir_mode 置为高电平, 使能两个接收通道 (I和Q) 的数字子载波信号。输出为引脚 MISO 和 IRQ。
- 通过将 [测量控制寄存器](#) (10h) 中的选项位 e_anaout[1:0] 置为 01b, 使能两个接收通道 (I和Q) 的模拟子载波信号。输出为引脚 OAD 和 OAD2。

关于如何进入直接模式以及此模式中 I/O 引脚如何重新分配, 详细信息请参考 [第 2.8.2 节: TX 直接模式](#)。

2.10.3 支持天线或定向设备调谐的模式

为了实现较低的反射 Tx 功率, 用户必须主动调谐天线或直接设备。为了实现正确调谐, 可通过两个混频器的输出 DC 电平, 获取进入的反射功率的幅度和相位信息。通过在 [测量控制寄存器](#) (10h) 中设置 e_anaout[1:0] = 10b, 可从 OAD 和 OAD2 输出上得到两个混频器 DC 电平输出的模拟表示。如果用户在接收过程中进行了调谐, 则 Enable_RX 信号需要知道何时接收器被使能。如果 [测量控制寄存器](#) (10h) 中 Tcomb[1:0] = 11b, 那么此信息可从 ADC 引脚上得到。获得调谐数据的另一种方法是, 读取反射功率电平的数字表示, 如 A/D 转换器部分所述。

2.10.4 对数 RSSI

接收器部分包括两个对数 RSSI (Received Signal Strength Indicator, 接收信号强度指示器) 模块。它们连接到两个信号通道 (I 和 Q) 的输出上。数据接收过程中第二个接收字节时, 使用 r2Bpage[3:0] = 0110b, 将每个 RSSI 读数的值存储到 [RSSI 显示寄存器](#) (2Bh) 中。直至下一次发送开始, RSSI 结果均有效。

2.11 A/D 转换器

8 位板上 A/D 转换器可支持外部功率检测器, 并可连接到内部诊断电路。输入范围为 $\pm 1V$, 中心为 AGD 电压 (1.6 V)。7 位 LSB 给出了绝对输出电平信息, 而 MSB 则作为符号位 (高电平表示正值, 低电平表示负值)。A/D 转换源通过 [测量控制寄存器](#) (10h) 中的 msel[3:0] 选项位进行选择。由直接命令 Trigger AD conversion (87h) 来触发转换, 通过 [ADC 读出/稳压器设置显示寄存器](#) (r2Dpage[1:0] = 00) (2Dh) 使用 r2Dpage[1:0] = 00b ([状态读出页设置寄存器](#)) 来获取其结果。20 μs 后 A/D 转换完成, 并且置位 Irq_cmd 选项位 ([中断寄存器 2](#)), 发送一个 IRQ。

2.11.1 外部 RF 功率检测器

外部 RF 功率检测器可置于 PA 之后或定向耦合器的输入耦合端口处, 实现实际 RF 输出功率测量。来自功率检测器的模拟电压结果可连接至读卡器的 ADC 引脚。可利用 msel[3:0] = 0011b ([测量控制寄存器](#)), 从板上 A/D 转换器获取此电平的数字表示。

2.11.2 反射RF功率指示器

接收器包括一个输入RF电平指示器，用来进行电路诊断或检测天线周围的环境阻碍。来自劣质天线（S11）的反射、反射天线的环境和定向设备泄漏增加了混频器输入端的载波电平（自干扰电平）。由于较高的载波电平会导致解调噪声增加，因此必须将混频器输入上不需要的载波电平降至最低。两个混频器输入上的反射载波被下变频到零频。混频器输出上的两个DC电平与输入RF电平成正比，可用作RF输入电平的测量。混频器DC电平也与载波输入相位有关。通过设置选项位msel[3:0] = 0001b 和 0010b，两个混频器DC输出电平可连接至板上A/D转换器。id2x和id1x5选项位可调整反射RF功率水平指示器的增益。

2.11.3 供电电压测量

A/D转换器还可用来测量供电电压 V_{EXT} 、 V_{EXT_PA} 、 V_{DD_B} 和 V_{DD_PA} 。根据转换结果，MCU能够确定稳压器设置策略。通过将选项位设置为msel[3:0]，所选电压连接至A/D转换器输入（VINPUT）：

- V_{EXT} : 0111b
- V_{DD_B} : 1000 b
- V_{EXT_PA} : 1001 b
- V_{DD_PA} : 1010 b

由直接命令Trigger AD conversion（87h）来开启转换，利用r2Dpage[1:0] = 00b（[状态读out页设置寄存器](#)），可从[ADC读出/稳压器设置显示寄存器](#)（r2Dpage[1:0] = 01）（2Dh）中获取结果。

转换结果由下式给出：

$$ADC_{???} = \frac{(V_{input} - 1.6) \cdot 0.8 - 1.6}{0.0079}$$

这里ADC寄存器值为寄存器2Dh中的值， V_{input} 为A/D转换器输入上的模拟电压，以V表示。

2.11.4 具有子载波相位位的线性RSSI

两个信号通道（I和Q）的解调峰峰电压连接至双采样保持电路，并在标签前导码（导频音）结束时进行采样。它们可在接收过程中或接收之后进行A/D转换。利用内线性A/D转换器，通过设置选项位msel[3:0] = 1011b以及msel[3:0] = 1100b（[测量控制寄存器](#)），MCU可对两个电压进行转换和读取，利用直接命令Trigger AD conversion（87h）触发转换。利用r2Dpage[1:0] = 00b（[状态读out页设置寄存器](#)），可从[ADC读出/稳压器设置显示寄存器](#)（r2Dpage[1:0] = 01）（2Dh）中获取结果。对于线性RSSI，可平移采样电压，以使用整个ADC范围。最小采样值的ADC结果为-127，最大采样值的ADC结果为+127。[AGC和内部状态显示寄存器](#)（2Ah）中的状态位subc_phase表示，采样时两个采样峰峰电压（I和Q）是否同相或反相。相位位从导频音结束至接收结束都有效，并应在接收结束前将其读出。使用线性（绝对）I和Q RSSI值和相位位信息，系统能检测内部RSSI相位信息。

2.11.5 内部信号电平检测器

内部信号电平检测器置于内部VCO输出端，因此能够测量内部RF载波电平。通过选项位 `msei[3:0] = 0100b`，所选信号源连接至A/D转换器输入。有关转换过程的说明，请参考A/D转换器说明。内部信号电平检测器只是用来诊断，不能用来对输出功率进行测量。

2.12 读写器防冲突支持

为了使能ISO 29143功能，安排了一个基于读写器防冲突支持的RSSI。该功能由直接命令 Interrogator Anti-collision Support Enable (AAh) 来使能。根据ISO 29143建议，系统监测所接收的子载波信号的RSSI包络，如果至少在部分接收数据包中RSSI电平超出预定义阈值，则通知MCU。它还在相关节点存储RSSI和数据包的时间数据。

以下RSSI值会被存储：

- 导频音处的RSSI
- 数据的RSSI
- 电报中的最大RSSI值

以下时间数据会被存储：

- 首次超过预定义阈值的时间
- 超出阈值的持续时间
- 首次违反协议的时间

此时间与接收位相关。

预定义冲突检测阈值在 [读写器冲突检测和IQ选择设置寄存器](#) (1Dh) 的ICD_Th[3:0]位中。要使能功能，需发送直接命令 Interrogator Anti-collision Support Enable (AAh)。要将其禁用，应使用 Interrogator Anti-collision Support Disable (ABh) 直接命令。要清除RSSI峰值和时间数据，则再次使用 Interrogator Anti-collision Support Disable (ABh) 直接命令。

3 寄存器说明

6位长度的寄存器地址采用十六进制符号表示。读卡器中实现了两种类型的寄存器：

- 读/写寄存器
- 只读显示寄存器。

它们可通过串口进行访问。

表9. 寄存器映射

地址 (hex)	主要功能	目录	类型
00	主控制	器件状态控制寄存器	RW
01		协议选择寄存器	RW
02	配置	Tx选项寄存器	RW
03		Rx选项寄存器	RW
04		TRcal高寄存器	RW
05		TRcal低寄存器	RW
06		AutoACK等待时间寄存器	RW
07		Rx无响应时间寄存器	RW
08		Rx等待时间寄存器	RW
09		Rx滤波器设置寄存器	RW
0A		Rx混频器和增益寄存器	RW
0B		稳压器和PA偏置寄存器	RW
0C		RF输出和LO 控制寄存器	RW
0D		杂项寄存器1	RW
0E		杂项寄存器2	RW
10		测量控制寄存器	RW
11		VCO控制寄存器	RW
12		CP控制寄存器	RW
13		调制器控制寄存器1	RW
14		调制器控制寄存器2	RW
15		调制器控制寄存器3	RW
16		调制器控制寄存器4	RW
17		PLL主寄存器1	RW
18		PLL主寄存器2	RW
19		PLL主寄存器3	RW
1A		PLL辅助寄存器1	RW
1B		PLL辅助寄存器2	RW



表9. 寄存器映射（续）

地址 (hex)	主要功能	目录	类型
1C	配置	PLL辅助寄存器3	RW
1D		读写器冲突检测和IQ选择设置寄存器	RW
22		发射极耦合混频器选项寄存器	RW
29	状态	状态读出页设置寄存器	RW
2A		AGC和内部状态显示寄存器	R
2B		RSSI显示寄存器	R
2C		AGL/VCO/F_CAL/PilotFreq状态显示寄存器 (r2Cpage[1:0] = 00)	R
		AGL/VCO/F_CAL/PilotFreq状态寄存器 (r2Cpage[1:0] = 01)	R
2D		ADC读出/稳压器设置显示寄存器 (r2Dpage[1:0] = 00)	R
2E		命令状态显示寄存器	R
33		版本寄存器	R
35	中断	使能中断寄存器1	RW
36		使能中断寄存器2	RW
37		中断寄存器1	R
38		中断寄存器2	R
39	通信	FIFO状态寄存器	R
3A		Rx长度寄存器1	RW
3B		Rx长度寄存器2	RW
3C		Tx设置寄存器	RW
3D		Tx长度寄存器1	RW
3E		Tx长度寄存器2	RW
3F		FIFO I/O寄存器	T _x : W R _x : R

在寄存器说明表中，器件上电后（EN=L）该位置为其默认值。给出了简短的功能描述和注释。

3.1 主控制寄存器

在寄存器说明表中，器件上电后（EN=L）该位置为其默认值。给出了简短的功能描述和注释。



3.1.1 器件状态控制寄存器

地址：00h

类型：RW

表10. 器件状态控制寄存器

位	名称	默认	功能	注释
7	stby	0	待机模式	0: 正常模式 1: 待机模式
6	RFU	0	未使用	RFU, 请勿设置
5	RFU	0	未使用	RFU, 请勿设置
4	RFU	0	未使用	RFU, 请勿设置
3	RFU	0	未使用	RFU, 请勿设置
2	agc_on	0	AGC使能	0: AGC OFF 1: AGC ON
1	rec_on	0	接收器使能	0: 接收器禁用 1: 接收器使能
0	rf_on	0	发射器和接收器使能	0: Tx RF场和接收器禁用 1: Tx RF场和接收器使能

3.1.2 协议选择寄存器

地址：01h

类型：RW

表11. 协议选择寄存器

位	名称	默认	功能	注释
7	RX_crc_n	0	无CRC接收	0: 有CRC的Rx 1: 无CRC的Rx
6	dir_mode	0	解码器模式类型	0: 正常工作 1: 禁用接收器中的所有自动解码和信号感测 建议在执行连续模拟测量时, 将此位设为高电平。
5	AutoACK[1]	0	AutoAck模式	00: 无Auto ACK 01: AutoACK 10: AutoACK+ReqRN 11: RFU, 请勿设置
4	AutoACK[0]	0		
3	RFU	0	未使用	RFU, 请勿设置
2	prot[2]	0	协议选择	000: EPC Class1 Gen2/ISO18000-6C 001: ISO18000-6TypeA/B直接模式解码器使能 其他: RFU, 请勿设置
1	prot[1]	0		
0	prot[0]	0		

3.2 配置寄存器

3.2.1 Tx选项寄存器

地址：02h

类型：RW

表12. Tx选项寄存器

位	名称	默认	功能	注释
7	RFU	0	未使用	RFU，请勿设置
6	RFU	0	未使用	RFU，请勿设置
5	TXOne[1]	1	Tx one长度控制	00: 1.50 * Tari
4	TXOne[0]	1		01: 1.66 * Tari 10: 1.83 * Tari 11: 2.00 * Tari
3	RFU	0	未使用	RFU，请勿设置
2	Tari[2]	0	Tari定义	000: Tari = 6.25 μ s
1	Tari[1]	1		001: Tari = 12.5 μ s
0	Tari[0]	0		010: Tari = 25 μ s 其他: RFU，请勿设置

3.2.2 Rx选项寄存器

地址：03h

类型：RW

表13. Rx选项寄存器

位	名称	默认	功能	注释
7	RX_LF[3]	1	链路频率	0000: 40 kHz
6	RX_LF[2]	1		0110: 160 kHz
5	RX_LF[1]	0		1001: 250 kHz
4	RX_LF[0]	0		1100: 320 kHz 1111: 640 kHz 其他: RFU，请勿设置
3	TRext	1	Rx前导码长度	0: 短前导码 1: 长前导码 Miller 4和Miller 8编码支持短前导码。
2	RX_cod[2]	0	Rx编码	000: FM0
1	RX_cod[1]	1		001: M2
0	RX_cod[0]	0		010: M4 011: M8 其他: RFU，请勿设置

3.2.3 TRcal高寄存器

地址：04h
类型：RW

表14. TRcal高寄存器

位	名称	默认	功能	注释
7	low_vsp_lo	0	low_vsp_lo	1：适用于为LO移相器低压供电
6	id2x	0	id2x	调整增益为2倍的反射RF功率水平（混频器DC电平）指示器
5	id1x5	0	id1x5	调整增益为1.5倍的反射RF功率水平（混频器DC电平）指示器
4	RFU		未使用	RFU，请勿设置
3	TRcal[11]	0	TRcal[11:0]位定义 TRcal时间	说明在寄存器05h中
2	TRcal[10]	0		
1	TRcal[9]	1		
0	TRcal[8]	0		

3.2.4 TRcal低寄存器

地址：05h
类型：RW

表15. TRcal低寄存器

位	名称	默认	功能	注释
7	TRcal[7]	1	TRcal[11:0]位定义 TRcal时间	范围：0.1 μs - 409 μs 步数：4096 步长：0.1 μs Gen 2范围中最坏情况下的相对分辨率为： $\frac{0.1\mu s}{17.2\mu s} \approx 0.6\%$ Gen2定义的范围为17.2 μs至225 μs
6	TRcal[6]	0		
5	TRcal[5]	0		
4	TRcal[4]	1		
3	TRcal[3]	1		
2	TRcal[2]	0		
1	TRcal[1]	1		
0	TRcal[0]	1		

3.2.5 AutoACK等待时间寄存器

地址：06h

类型：RW

表16. AutoACK等待时间寄存器

位	名称	默认	功能	注释
7	Auto_T2[7]	0	EPC协议时间T2依据EPC C1 Gen2	AutoACK过程所用时间。 范围：0 – 816 μ s 步长：3.2 μ s。
6	Auto_T2[6]	0		
5	Auto_T2[5]	0		
4	Auto_T2[4]	0		
3	Auto_T2[3]	0		
2	Auto_T2[2]	1		
1	Auto_T2[1]	0		
0	Auto_T2[0]	0		

3.2.6 Rx无响应时间寄存器

地址：07h

类型：RW

表17. Rx无响应时间寄存器

位	名称	默认	功能	注释
7	NoResp[7]	0	定义了发送无响应中断的超时时间。它在Tx结束后开始。	步长：25.6 μ s 范围：25.6 μ s – 6502 μ s（1 - 254）。 255：无响应时间：26.2 ms 如果检测到链路频率（标签前导码）的6-10个周期之前时间就已用完，则发送中断。 T1 = 25.6 μ s - 262 μ s。 默认值 = 15 * 25.6 μ s = 384 μ s。 Gen2写命令：最大值为20 ms。
6	NoResp[6]	0		
5	NoResp[5]	0		
4	NoResp[4]	0		
3	NoResp[3]	1		
2	NoResp[2]	1		
1	NoResp[1]	1		
0	NoResp[0]	1		

3.2.7 Rx等待时间寄存器

地址：08h

类型：RW

表18. Rx等待时间寄存器

位	名称	默认	功能	注释
7	RXw[7]	0	Rx等待时间。 定义Rx输入被忽略的时间。 它在Tx结束后开始。	步长：6.4 μ s 范围：6.4 μ s – 1632 μ s（1 - 255）， 00h：Tx之后接收器立即使能 Gen2：T1min = 11.28 μ s - 262 μ s。 ISO1800-6A：150 μ s - 1150 μ s ISO1800-6B：85 μ s - 460 μ s 默认值 = 7 * 6.4 μ s = 44.8 μ s。
6	RXw[6]	0		
5	RXw[5]	0		
4	RXw[4]	0		
3	RXw[3]	0		
2	RXw[2]	1		
1	RXw[1]	1		
0	RXw[0]	1		

3.2.8 Rx滤波器设置寄存器

地址：09h

类型：RW

表19. Rx滤波器设置寄存器

位	名称	默认	功能	注释
7	byp2	0	旁路2	置为FFh: 40 kHz链路频率
6	byp1	0	旁路1	
5	lp[3]	1	低通设置	
4	lp[2]	0		
3	lp[1]	0		
2	hp[3]	1	高通设置	
1	hp[2]	0		
0	hp[1]	0		

3.2.9 Rx混频器和增益寄存器

地址：0Ah

类型：RW

表20. Rx混频器和增益寄存器

位	名称	默认	功能	注释
7	gain[5]	0	基带增益变化	步数：4 步长：3 dB 00：0 dB 11：9 dB 增加/降低由gain_sign选项位定义
6	gain[4]	0		
5	gain_sign	0	BB增益设置的符号位（gain[5:4]）	0：降低基带增益 1：增加基带增益
4	gain[2]	0	数字转换器迟滞增加	步数：5 步长：3 dB 000：0 dB 100：12 dB 其他：RFU，请勿设置
3	gain[1]	0		
2	gain[0]	0		
1	mix_ir[1]	0	混频器增益和输入范围选择	差分Rx混频器： – 00：标称增益 – 01：8 dB衰减 – 10：增加10 dB增益 单端Rx混频器： – 00：降低6 dB混频器增益 – 01：标称增益 – 11：增加6 dB混频器增益
0	mix_ir[0]	1		

3.2.10 稳压器和PA偏置寄存器

地址：0Bh

类型：RW

表21. 稳压器和PA偏置寄存器

位	名称	默认	功能	注释
7	pa_bias[1]	0	增加内部PA偏置	1: 偏置增加4倍
6	pa_bias[0]	0	增加内部PA偏置	1: 偏置增加2倍
5	rvs_rf[2]	0	V _{DD_PA} 稳压器设置	手动设置: 步数等于rvs[2:0] 要实现正确运行, 稳压器压降应为300 mV或更高。 最小值: 000b: 2.7 V 最大值: 111b: 3.4 V 步数: 8 步长: 0.1 V 自动设置: 输出电压来自目标压降, 由rvs[2:0]定义或由rvs_rf[2:0]手动设置, 无论哪种方式都会产生较低的输出电压。自动模式由直接命令 (A2h) 触发。
4	rvs_rf[1]	1		
3	rvs_rf[0]	1		
2	rvs[2]	0	其他稳压器电压设置	手动设置: 要实现正确运行, 稳压器压降应为300 mV或更高。 最小值: 000 _b : 2.7 V 最大值: 111 _b : 3.4 V 步数: 8 步长: 0.1 V 自动设置: 001 _b : 目标压降 > 250 mV, 011 _b : 目标压降 > 300 mV, 111 _b : 目标压降>350mV。自动模式由直接命令 (A2 _h) 触发。
1	rvs[1]	1		
0	rvs[0]	1		

3.2.11 RF输出和LO控制寄存器

地址：0Ch

类型：RW

表22. RF输出和LO 控制寄存器

位	名称	默认	功能	注释
7	eTX[7]	0	LO（本地振荡器）增益	0：标称值 1：LO通路中有6 dB增益
6	eTX[6]	0	LO源选择	0：LO源为RFOPX、RFONX 1：LO源是内部PA的预驱动器
5	eTX[5]	0	使能内部V _{DD_PA} 稳压器	如果内部PA由eTX[3:2]使能，则V _{DD_PA} 稳压器自动使能
4	RFU	0	未使用	RFU，请勿设置
3	eTX[3]	0	主PA使能和主PA预驱动器的偏置电流	00：禁用
2	eTX[2]	0		01：7 mA 10：14 mA 11：22 mA
1	eTX[1]	1	使能RF低功率输出和RF输出级的偏置电流。	00：禁用
0	eTX[0]	0		01：7 mA 10：14 mA（默认值） 11：22 mA

3.2.12 杂项寄存器1

地址：0Dh

类型：RW

表23. 杂项寄存器1

位	名称	默认	功能	注释
7	hs_output	1	强大快速的通信输出驱动器	对MISO、IRQ、CLSYS有效
6	hs_oad	0	强大快速的测试输出驱动器	对OAD、OAD2、ADC有效
5	miso_pd2	0	下拉电阻：NCS = 0	1：当NCS为低电平且MISO未由ST25RU3993驱动时，使能MISO上的下拉电阻
4	miso_pd1	0	下拉电阻：NCS = 1	1：当NCS为高时，使能MISO上的下拉电阻
3	open_dr	0	漏极开路N-MOS输出	对MISO、IRQ、CLSYS有效
2	s_mix	0	单端混频器输入使能	0：差分输入 1：单端输入

表23. 杂项寄存器1（续）

位	名称	默认	功能	注释
1	RFU	0	未使用	RFU，请勿设置
0	RFU	0	未使用	RFU，请勿设置

3.2.13 杂项寄存器2

地址：0Eh

类型：RW

表24. 杂项寄存器2

位	名称	默认	功能	注释
7	xosc[1]	0	参考频率振荡器模式选择	00：正常运行，采用自动节电模式 01：外部正弦TCXO AC，耦合到OSCO 10：禁用自动节电模式 11：RFU，请勿设置
6	xosc[0]	0		
5	RFU	0	未使用	RFU，请勿设置
4	RFU	0	未使用	RFU，请勿设置
3	f_cal_hp_chg	0	更改Rx滤波器校准	1：使能更改hp校准 0：使能更改lp校准 使用直接命令： 减小Rx滤波器校准数据（89 _h ） 增加Rx滤波器校准数据（8A _h ）。
2	clsys[2]	1	CLSYS输出频率	000：关闭 100：4 MHz 001：5 MHz 010：10 MHz 011：20 MHz 其他：RFU，请勿设置
1	clsys[1]	0		
0	clsys[0]	0		

3.2.14 测量控制寄存器

地址：10h

类型：RW

表25. 测量控制寄存器

位	名称	默认	功能	注释
7	Tcomb[1]	0	数字测试输出模式	00: 禁用 01: OAD、OAD2上的数字Rx子载波输出 10: Tx调制和OAD、OAD2上的所选Rx子载波输出 11: 使能ADC上的Rx输出
6	Tcomb[0]	0		
5	e_anaout[1]	0	模拟测试输出模式	00: 禁用 01: OAD、OAD2上的模拟子载波输出 10: OAD、OAD2上的模拟混频器DC输出 11: RFU, 请勿设置
4	e_anaout[0]	0		
3	mssel[3]	0	ADC测量选择	0001: 混频器DC电平I通道 0010: 混频器DC电平Q通道 0011: ADC引脚 0100: 内部RF电平 0111: V _{EXT} 电平 1000: V _{DD_B} 电平 1001: V _{EXT_PA} 电平 1010: V _{DD_PA} 电平 1011: RSSI I电平 1100: RSSI Q电平 1111: RFOPX、RFONX电源电平 0000: NC
2	mssel[2]	0		
1	mssel[1]	0		
0	mssel[0]	0		

3.2.15 VCO控制寄存器

地址：11h

类型：RW

表26. VCO控制寄存器

位	名称	默认	功能	注释
7	mvco	0	VCO测量使能	步数: 7 结果在寄存器2Ch中 r2Cpage[1:0] = 01
6	eosc[2]	1	内部振荡器偏置电流	8步, 步长: 0.52 mA 000: 最小偏置电流 (~1.3 mA) 111: 最大偏置电流 (~5 mA)
5	eosc[1]	0		
4	eosc[0]	0		

表26. VCO控制寄存器（续）

位	名称	默认	功能	注释
3	vco_r[3]	0	手动VCO范围选择	VCO范围段的手动选择
2	vco_r[2]	0		
1	vco_r[1]	0		
0	vco_r[0]	0		

3.2.16 CP控制寄存器

地址：12h

类型：RW

表27. CP控制寄存器

位	名称	默认	功能	注释
7	LF_R3[7]	0	环路滤波器R3选择	00: 30 kΩ（默认） 01: 50 kΩ 10: 70 kΩ 11: 100 kΩ
6	LF_R3[6]	0		
5	LF_C3[5]	0	环路滤波器C3选择	000: 20 pF（默认） 001: 40 pF 010: 60 pF 011: 80 pF 100: 100 pF 101: 130 pF 110: 160 pF 111: 200 pF
4	LF_C3[4]	0		
3	LF_C3[3]	0		
2	cp[2]	1	电荷泵电流	000: 150 μA 001: 300 μA 010: 600 μA 011: 1200 μA 100: 1350 μA（默认） 101: 1500 μA 110: 1800 μA 111: 2350 μA
1	cp[1]	0		
0	cp[0]	0		

3.2.17 调制器控制寄存器1

地址：13h

类型：RW

表28. 调制器控制寄存器1

位	名称	默认	功能	注释
7	RFU	0	未使用	RFU，请勿设置
6	main_mod	0	调制，连接到高功率输出	使能对高功率输出的调制。
5	aux_mod	1	调制，连接到低功率输出	使能对低功率输出的调制。
4	RFU	0	未使用	RFU，请勿设置
3	RFU	0	未使用	RFU，请勿设置
2	e_lpf	0	使能用于调制信号的低通滤波器	要使调制信号进一步平滑
1	ask_rate[1]	0	ASK调制瞬态速率变化。	00: Tari确定
0	ask_rate[0]	0		01: 每2个调制器值，使用一个。 10: 每4个调制器值，使用一个。 11: 每8个调制器值，使用一个。

3.2.18 调制器控制寄存器2

地址：14h

类型：RW

表29. 调制器控制寄存器2

位	名称	默认	功能	注释
7	ook_ask	1	100%ASK使能，具有可变的分隔符长度和分隔符形状选择	如果pr_ask = 1，分隔符形状为： <ul style="list-style-type: none"> Tari = 25 μs： <ul style="list-style-type: none"> 0：PR-ASK形状的分隔符瞬态 1：ASK形状的分隔符瞬态 Tari = 6.25 μs 或 12.5 μs： <ul style="list-style-type: none"> ASK形状的分隔符瞬态（无论此位设置是什么）⁽¹⁾。 如果pr_ask = 0，分隔符形状为：ook_ask应设置为1。 100% ASK形状的分隔符瞬态
6	pr_ask	0	PR-ASK使能	使能PR-ASK Tx调制。 如果此位置为低电平，可使用ASK调制。
5	del_len[5]	0	ASK/PR-ASK分隔符长度调整	调整分隔符长度。 范围：9.6 μ s至15.9 μ s。 步长：0.1 μ s。 默认1D = 12.5 μ s
4	del_len[4]	1		
3	del_len[3]	1		
2	del_len[2]	1		
1	del_len[1]	0		
0	del_len[0]	1		

1. Tx频谱不会受到ASK分隔符瞬态的明显影响

3.2.19 调制器控制寄存器3

地址：15h

类型：RW

表30. 调制器控制寄存器3

位	名称	默认	功能	注释
7	trfon[1]	0	RFON/OFF瞬态时间	00: Tari确定
6	trfon[0]	0		01: 100 μ s 10: 200 μ s 11: 400 μ s
5	lin_mod	0	选择线性调制瞬态	1: 线性调制瞬态 0: 正弦波形状的调制瞬态
4	TX_lev[4]	0	Tx输出电平粗调。 用于低功率输出和高功率输出	00: 0 dB，标称值
3	TX_lev[3]	0		01: -8 dB 10: -12 dB 11: RFU，请勿设置

表30. 调制器控制寄存器3（续）

位	名称	默认	功能	注释
2	TX_lev[2]	0	Tx输出电平细调。 用于低功率输出和高功率输出	000：标称值
1	TX_lev[1]	0		001：-1 dB
0	TX_lev[0]	0		111：-7 dB 步长：-1 dB

3.2.20 调制器控制寄存器4

地址：16h

类型：RW

表31. 调制器控制寄存器4

位	名称	默认	功能	注释
7	1stTari[7]	0	第1 Tari高电平周期长度	根据分隔符调整第1 Tari高电平周期 范围：5Fh - 9Dh， 步长： – 50ns（Tari = 6.25 μ s） – 100ns（Tari = 12.5 μ s） – 200ns（Tari = 25 μ s）
6	1stTari[6]	1		
5	1stTari[5]	1		
4	1stTari[4]	1		
3	1stTari[3]	1		
2	1stTari[2]	1		
1	1stTari[1]	1		
0	1stTari[0]	0		

3.2.21 PLL主寄存器1

地址：17h

类型：RW

表32. PLL主寄存器1

位	名称	默认	功能	注释
7	RFU	0	未使用	RFU，请勿设置
6	RefFreq[2]	1	PLL参考分频器	100：125 kHz
5	RefFreq[1]	1		101：100 kHz
4	RefFreq[0]	0		110：50 kHz 111：25 kHz 其他：RFU，请勿设置

表32. PLL主寄存器1（续）

位	名称	默认	功能	注释
3	mB_val[9]	0	PLL主分频器，值B，MSB部分	32/33预分频器的A、B值 分频比： $N = B \cdot 32 + A \cdot 33$ 建议的A/B比： $\frac{1}{3} \dots 3$ 示例： A值：134d（86h） B值：404d（194h） N = 17350 PLL参考分频器 = 50 kHz 载波频率 = 867.5 MHz
2	mB_val[8]	1		
1	mB_val[7]	0		
0	mB_val[6]	0		

3.2.22 PLL主寄存器2

地址：18h
类型：RW

表33. PLL主寄存器2

位	名称	默认	功能	注释
7	mB_val[5]	0	PLL主分频器，值B，LSB部分	见PLL主寄存器1注释
6	mB_val[4]	1		
5	mB_val[3]	1		
4	mB_val[2]	0		
3	mB_val[1]	1		
2	mB_val[0]	0		
1	mA_val[9]	0	PLL主分频器值A，MSB部分	
0	mA_val[8]	0		

3.2.23 PLL主寄存器3

地址：19h

类型：RW

表34. PLL主寄存器3

位	名称	默认	功能	注释
7	mA_val[7]	1	PLL主分频器值A, LSB部分	见 PLL主寄存器1 注释
6	mA_val[6]	1		
5	mA_val[5]	1		
4	mA_val[4]	1		
3	mA_val[3]	1		
2	mA_val[2]	1		
1	mA_val[1]	0		
0	mA_val[0]	0		

3.2.24 PLL辅助寄存器1

地址：1Ah

类型：RW

表35. PLL辅助寄存器1

位	名称	默认	功能	注释
7	RFU	0	未使用	RFU，请勿设置
6	RFU	0		
5	RFU	0		
4	RFU	0		
3	xB_val[9]	0	PLL辅助分频器值B, MSB部分	32/33预分频器的A、B值 分频比： $N = B \cdot 32 + A \cdot 33$ 建议的A/B比： $\frac{1}{3} \dots 3$ 示例： A值：134d (86h) B值：404d (194h) $N = 17350$ PLL参考分频器 = 50 kHz 载波频率 = 867.5 MHz
2	xB_val[8]	1		
1	xB_val[7]	0		
0	xB_val[6]	0		

3.2.25 PLL辅助寄存器2

地址：1Bh

类型：RW

表36. PLL辅助寄存器2

位	名称	默认	功能	注释
7	xB_val[5]	0	PLL辅助分频器，值B，LSB部分	见寄存器 PLL辅助寄存器1
6	xB_val[4]	1		
5	xB_val[3]	1		
4	xB_val[2]	0		
3	xB_val[1]	0		
2	xB_val[0]	0		
1	xA_val[9]	0	PLL辅助分频器值A，MSB部分	
0	xA_val[8]	1		

3.2.26 PLL辅助寄存器3

地址：1Ch

类型：RW

表37. PLL辅助寄存器3

位	名称	默认	功能	注释
7	xA_val[7]	0	PLL辅助分频器，值A，LSB部分	见寄存器 PLL辅助寄存器2
6	xA_val[6]	0		
5	xA_val[5]	0		
4	xA_val[4]	1		
3	xA_val[3]	1		
2	xA_val[2]	0		
1	xA_val[1]	0		
0	xA_val[0]	0		



3.2.27 读写器冲突检测和IQ选择设置寄存器

地址：1Dh

类型：RW

表38. 读写器冲突检测和IQ选择设置寄存器

位	名称	默认	功能	注释
7	IQsel_Th[3]	0	IQ选择阈值	利用对数RSSI测量，可实现信号通道选择。如果至少有一个RSSI读数（I或Q）高于此阈值设置所定义的值，则需考虑RSSI。
6	IQsel_Th[2]	0		
5	IQsel_Th[1]	0		
4	IQsel_Th[0]	0		
3	ICD_Th[3]	0	ICD选择的阈值	针对ISO 29143协议设置冲突检测RSSI阈值。
2	ICD_Th[2]	0		
1	ICD_Th[1]	0		
0	ICD_Th[0]	0		

3.2.28 发射极耦合混频器选项寄存器

地址：22h

类型：RW

表39. 发射极耦合混频器选项寄存器

位	名称	默认	功能	注释
7	ic_bia_m[1]	0	降低器件偏置	00：标称值 01：偏置 -3 % 10：偏置 -6 % 11：偏置 -9 %
6	ic_bia_m[0]	0		
5	iadd_sink[2]	0	混频器灌电流调节	选择混频器负载级电流
4	iadd_sink[1]	0		
3	iadd_sink[0]	0		
2	emix_vr[2]	0	sr2	单端Rx混频器： – sr2、sr1、sr0：选择混频器输入电压范围 差分Rx混频器： – sr2：RFU – sr1：vsp_low（调节混频器偏置点以适应低供电）。 – sr0：i2x（~3dB混频器增益模式下，增加混频器范围）。
1	emix_vr[1]	0	sr1	
0	emix_vr[0]	0	sr0	

3.3 状态寄存器

3.3.1 状态读出页设置寄存器

地址：29h

类型：RW

表40. 状态读出页设置寄存器

位	名称	默认	功能	注释
7	r2Dpage[1]	0	寄存器2Dh的寄存器页选择	定义 ADC读出/稳压器设置显示寄存器 (r2Dpage[1:0] = 01) 的实际显示
6	r2Dpage[0]	0		
5	r2Cpage[1]	0	寄存器2Ch的寄存器页选择	定义 AGL/VCO/F_CAL/PilotFreq状态寄存器 (r2Cpage[1:0] = 01) 的实际显示
4	r2Cpage[0]	0		
3	r2Bpage[3]	0	寄存器2Bh的寄存器页选择	0000: 实时RSSI I、Q 0010: RSSI-0-静态（噪声RSSI），I、Q静态电平——通过直接命令Store RSSI（A8h）得到 0100: RSSI-1-导频，导频中的I、Q电平 0110: RSSI-2-数据，第2个字节上的I、Q电平 1000: RSSI-3-峰值，I、Q峰值电平 1100: IDC-Time——超出阈值的时间。 1101: IDC-Length——超出阈值的持续时长。 1110: Err-Time——第一次违反协议的时间。时间就是接收到的位数。 其他：不使用
2	r2Bpage[2]	0		
1	r2Bpage[1]	0		
0	r2Bpage[0]	0		

3.3.2 AGC和内部状态显示寄存器

地址：2Ah

类型：R

表41. AGC和内部状态显示寄存器

位	名称	功能	注释
7	subc_phase	子载波相位	0: 子载波是反相的 1: 子载波是同相的
6	agc[2]	AGC状态	步数: 7 步长: 3 dB
5	agc[1]		
4	agc[0]		
3	in_select	显示了用于解码的子载波信号源	0: I通道 1: Q通道 其值从接收开始直至下次发送开始都有效
2	rf_ok	RF电平稳定	表示RF载波稳定

表41. AGC和内部状态显示寄存器（续）

位	名称	功能	注释
1	pll_ok	PLL已锁定	表示PLL锁定为RF载波
0	osc_ok	晶体振荡器稳定	表示参考振荡器频率稳定

3.3.3 RSSI显示寄存器

地址：2Bh

类型：R

表42. RSSI显示寄存器

位	名称	功能	注释
7	rssl[7]	Q通道的RSSI值。RSSI类型，由AGC和内部状态显示寄存器中位r2Bpage[3:0]定义。	显示Q信号通道的信号强度 步数：16 步长：2 dB
6	rssl[6]		
5	rssl[5]		
4	rssl[4]		
3	rssl[3]	I通道的RSSI值。RSSI类型，由状态读出页设置寄存器中位r2Bpage[3:0]定义。	显示I信号通道的信号强度 步数：16 步长：2 dB
2	rssl[2]		
1	rssl[1]		
0	rssl[0]		

3.3.4 AGL/VCO/F_CAL/PilotFreq状态显示寄存器（r2Cpage[1:0] = 00）

地址：2Ch, r2Cpage[1:0] = 00

类型：R

表43. AGL/VCO/F_CAL/PilotFreq状态显示寄存器（r2Cpage[1:0] = 00）

位	名称	功能	注释
7	RFU	未使用	状态位，读数为0
6	RFU	未使用	状态位，读数为0
5	agl[5]	Q通道的AGL状态	可用步数为0、1、2、3、4 步长：3 dB
4	agl[4]		
3	agl[3]		
2	agl[2]		
1	agl[1]	I通道的AGL状态	范围：0 dB – 12 dB 步数5, 6, 7无活动
0	agl[0]		

3.3.5 AGL/VCO/F_CAL/PilotFreq状态寄存器 (r2Cpage[1:0] = 01)

地址: 2Ch, r2Cpage[1:0] = 01

类型: R

表44. AGL/VCO/F_CAL/PilotFreq状态寄存器 (r2Cpage[1:0] = 01)

位	名称	功能	注释
7	vco_ri[7]	VCO自动范围选择结果	显示内部VCO自动范围选择过程的结果。 步数: 16
6	vco_ri[6]		
5	vco_ri[5]		
4	vco_ri[4]		
3	vco_ri[3]	设置为逻辑1	RFU, 读数为1
2	vco_ri[2]	VCO引脚电压测量结果	显示内部VCO测量的结果。 步数: 7 范围: 0 V - V _{DD_A}
1	vco_ri[1]		
0	vco_ri[0]		

3.3.6 AGL/VCO/F_CAL/PilotFreq状态寄存器 (r2Cpage[1:0] = 10)

地址: 2Ch, r2Cpage[1:0] = 10

类型: R

表45. AGL/VCO/F_CAL/PilotFreq状态寄存器 (r2Cpage[1:0] = 10)

位	名称	功能	注释
7	hp_cal[3]	高通校准数据	步数: 16 步长: 4%
6	hp_cal[2]		
5	hp_cal[1]		
4	hp_cal[0]		
3	lp_cal[3]	低通校准数据	步数: 16 步长: 4%
2	lp_cal[2]		
1	lp_cal[1]		
0	lp_cal[0]		

3.3.7 ADC读出/稳压器设置显示寄存器 (r2Dpage[1:0] = 00)

地址：2Dh, r2Dpage[1:0] = 00

类型：R

表46. ADC读出/稳压器设置显示寄存器 (r2Dpage[1:0] = 00)

位	名称	功能	注释
7	adc[7]	ADC读取。 利用mssel[3:0]位可选择AD转换器输入。 转换由直接命令 Trigger AD conversion (87h) 来触发。 20 μs后结果有效。	利用ADC可测量这两个混频器的输出DC电平，可显示天线或环境的反射率。还可测量ADC引脚上的DC电平。借助外部功率探测器，后一种情况可用来检测RF输出功率。
6	adc[6]		
5	adc[5]		
4	adc[4]		
3	adc[3]		
2	adc[2]		
1	adc[1]		
0	adc[0]		

3.3.8 ADC读出/稳压器设置显示寄存器 (r2Dpage[1:0] = 01)

地址：2Dh, r2Dpage[1:0] = 01

类型：R

表47. ADC读出/稳压器设置显示寄存器 (r2Dpage[1:0] = 01)

位	名称	功能	注释
7	tcxo	参考振荡器检测	0: OSC I AC耦合: 检测到晶振模式 1: OSC I短接至地: 检测到TCXO模式
6	RFU	未使用	状态位，每位默认值设为0
5	RFU		
4	RFU		
3	RFU		
2	vs[2]	电路所用的电压设置	000: 2.7 V 111: 3.4 V 步数: 8 步长: 0.1 V
1	vs[1]		
0	vs[0]		

3.3.9 命令状态显示寄存器

地址：2Eh
类型：R

表48. 命令状态显示寄存器

位	名称	功能	注释
7	storeRSSI_done	存储所完成RSSI值	直接命令store RSSI（A8h）和clear RSSI（A9h）完成的信号。触发IRQ。
6	autovco_done	VCO范围选择完成	直接命令automatic VCO range selection（A4h）和manual VCO range selection（A5h）完成的信号。触发IRQ。
5	autosupp_done	自动供电选择完成	直接命令automatic power supply level setting（A2h）和manual power supply level setting（A3h）完成的信号。触发IRQ。
4	f_cal_done	Rx滤波器校准完成	直接命令trigger Rx filter calibration（88h）完成的信号。触发IRQ。
3	ad_conv_done	A/D转换完成	直接命令trigger AD conversion（87h）完成的信号。触发IRQ。
2	intrgAC_supp	防冲突支持	读写器防冲突支持使能
1	AGL_on	AGL使能	直接命令AGL on（A6h）和AGL off（A7h）完成的信号
0	aux_PLL_sel	选择了辅助PLL设置	直接命令hop to main frequency（84h）和hop to auxiliary frequency（85h）完成的信号

3.3.10 版本寄存器

地址：33h
类型：R

表49. 版本寄存器

位	名称	功能	注释
7	Version[7]	-	器件版本号，预设为61h
6	Version[6]		
5	Version[5]		
4	Version[4]		
3	Version[3]		
2	Version[2]		
1	Version[1]		
0	Version[0]		

3.4 中断寄存器

3.4.1 使能中断寄存器1

地址：35h

类型：RW

表50. 使能中断寄存器1

位	名称	默认	功能	注释
7	e_irq_TX	1	使能中断寄存器1 (37h) 的对应中断	当使能时，如果发生相应的IRQ，则IRQ引脚置为1。寄存器37h和38h的IRQ位始终置位
6	e_irq_Rx	1		
5	e_irq_fifo	1		
4	e_irq_err	1		
3	e_irq_header	0		
2	RFU	1		
1	e_irq_AutoACK	1		irq_noresp中断禁用的情况下，接收操作不会被无响应定时器所中断。
0	e_irq_noresp	1		

3.4.2 使能中断寄存器2

地址：36h

类型：RW

表51. 使能中断寄存器2

位	名称	默认	功能	注释
7	e_irq_ana	0	使能中断寄存器2 (38 _h) 的对应中断	使能时，如果发生相应的IRQ，则IRQ引脚置为1。 寄存器37h和38h的IRQ位始终置位。
6	e_irq_cmd	1		
5	RFU	0	未使用	RFU，请勿设置
4	RFU	0		
3	RFU	0		
2	e_irq_err1	0	中断寄存器2 (38 _h) 的中断	使能时，如果发生相应的IRQ，则IRQ引脚置为1。 寄存器37h和38h的IRQ位始终置位。
1	e_irq_err2	0		
0	e_irq_err3	0		

3.4.3 中断寄存器1

地址：37h

类型：R

表52. 中断寄存器1

位	名称	功能	注释
7	Irq_TX	由于Tx结束引起的IRQ	当Tx完成时，产生中断。
6	Irq_Rx	由于Rx结束引起的IRQ	当Rx完成时，产生中断。
5	Irq_fifo	FIFO填充量	Tx过程中FIFO中少于6字节，或者Rx过程中FIFO中多于18字节
4	Irq_err	由于错误引起的IRQ设置	接收或发送错误的信号
3	Irq_header / Irq_2nd_byte	头位/第2字节	接收到的头位为高电平/ FIFO中已经有两个字节——如果 fifo_dir_irq2 = 1 (寄存器1A _h)
2	RFU	不使用	-
1	Irq_AutoACK	Auto ACK完成	AutoACK完成。 下列情形中该位置为1： AutoACK过程成功完成。 AutoACK过程中，已发送ACK命令，并且由于无响应IRQ，已终止该过程。 AutoACK过程中，已发送ACK命令，并且由于接收错误，已终止该过程。
0	Irq_TX	由于Tx结束引起的IRQ	当Tx完成时，产生中断。

注： 上电和EN = 低电平时，此寄存器内容置为0。它在读阶段结束时自动复位。复位还会清除IRQ标志。

3.4.4 中断寄存器2

地址：38h

类型：R

表53. 中断寄存器2

位	名称	功能	注释
7	lrq_ana	由于振荡器、PLL或RF场状态变化而引起的IRQ	指示osc_ok、pll_ok、rf_ok状态变化。两个边沿都会触发中断。
6	lrq_cmd	由于直接命令执行结束而引起的IRQ	-
5	RFU	未使用	-
4	RFU		
3	RFU		
2	lrq_err1	CRC错误	CRC错误
1	lrq_err2	Rx数据长度错误/违反协议	指示MCU接收的数据比预期短（见Rx长度寄存器定义（3Ah, 3Bh）），或者接收过程中检测到由禁用命令或违反协议而引起错误。
0	lrq_err3	前导码检测错误 / FIFO溢出错误	指示MCU在前导码检测时发生错误，或者接收或发送过程中发生FIFO溢出。

- 注意：
- 1. 上电和EN = L时，此寄存器内容置为0。它在读阶段结束时自动复位。复位还会清除IRQ标志。
 - 2. 只要两个IRQ寄存器中至少有一个使能的IRQ位被置位，则IRQ引脚保持高电平。通常MCU会知道何处有IRQ，并能首先读取该寄存器。
 - 3. 主要错误位Irq_err（37h）是一个单独的IRQ位，它可由任意一个错误中断源所触发。相同的源也可连接到错误子位Irq_err1、Irq_err2、Irq_err3（38h）。
 - 4. 盘点循环中最佳使用方式是使能主Irq_err（e_irq_err = 1）并禁用错误子位（e_irq_err1 = e_irq_err2 = e_irq_err3 = 0）。这种情况下，只读（37h）即可清除IRQ线程并继续盘点循环。如果对错误类型感兴趣，那么可以检查错误子位。

3.5 通信寄存器

3.5.1 FIFO状态寄存器

地址：39h
类型：R

表54. FIFO状态寄存器

位	名称	功能	注释
7	TX_status	Tx状态	1：显示正在进行数据发送。
6	Rx_status	Rx状态	1：显示正在进行数据接收。
5	Fovfl	FIFO溢出	1：超过24个字节写入到一个FIFO中
4	Fb[4]	FIFO字节	载入到FIFO且尚未被读出的字节数。如果读出空的FIFO，则Fb[4:0]位中显示值为1Fh。
3	Fb[3]		
2	Fb[2]		
1	Fb[1]		
0	Fb[0]		



3.5.2 Rx长度寄存器1

地址：3Ah

类型：RW

表55. Rx长度寄存器1

位	名称	默认	功能	注释
7	Rx_crc_n2	0	无CRC接收	无CRC临时接收。
6	fifo_dir_irq2	0	直接FIFO和第2字节IRQ	所有字节包括CRC都传送到FIFO，irq_header更改为irq_2ndbyte。用于PC+EPC手动接收长度设置。
5	rep_irq2	0	重复第2字节IRQ	第4、第6...个接收字节后，使能IRQ。在不需要额外的IRQ时，接收过程中该位可置为0。其目的是支持XPC字。
4	auto_errcode_Rxl	0	自动标签错误码Rx长度预设	接收到的报头位置为1时，Rx长度自动更改为标签错误码长度（41位）。在标签发送错误码而非正常响应时，用来改变先前预期的Rx长度信息。
3	Rxl[11]	0	Rx长度的MSB部分	-
2	Rxl[10]	0		
1	Rxl[9]	0		
0	Rxl[8]	0		

3.5.3 Rx长度寄存器2

地址：3Bh

类型：RW

表56. Rx长度寄存器2

位	名称	默认	功能	注释
7	Rxl[7]	0	Rx长度LSB部分，位数	使用短直接命令的情况下，寄存器自动预设为正确的预期接收长度。 对于命令98h、99h、9Ah、9Bh、9Ch，预估为16位；对于直接命令9Fh，预估为32位。 其他情形下，主机系统应置为预估长度。
6	Rxl[6]	0		
5	Rxl[5]	0		
4	Rxl[4]	0		
3	Rxl[3]	0		
2	Rxl[2]	0		
1	Rxl[1]	0		
0	Rxl[0]	0		

3.5.4 Tx设置寄存器

地址：3Ch

类型：RW

表57. Tx设置寄存器

位	名称	默认	功能	注释
7	RFU	0	未使用	RFU，请勿设置
6	RFU	0		
5	RFU	0		
4	RFU	0		
3	TXCRC_5	0	Tx CRC类型	0: CRC-16 1: CRC-5
2	Force_TRcal	0	正常发送中的TRcal周期	通常，根据EPC Gen2和ISO18000-6C下达直接命令Query（98h）时，TRcal自动发送。 Force_TRcal = 1的情况下，正常数据发送过程中，TRcal周期也会发送（直接命令90h、91h）
1	S1	0	会话位	用于Gen 2直接命令Query（98h）。
0	S0	0		

3.5.5 Tx长度寄存器1

地址：3Dh

类型：RW

表58. Tx长度寄存器1

位	名称	默认	功能	注释
7	TXI[11]	0	Tx长度高半字节	整个字节的高、中半字节通过FIFO进行传输
6	TXI[10]	0		
5	TXI[9]	0		
4	TXI[8]	0		
3	TXI[7]	0	Tx长度中半字节	
2	TXI[6]	0		
1	TXI[5]	0		
0	TXI[4]	0		

3.5.6 Tx长度寄存器2

地址：3Eh

类型：RW

表59. Tx长度寄存器2

位	名称	默认	功能	注释
7	TXI[3]	0	Tx长度低半字节	整个字节的低半字节通过FIFO进行传输
6	TXI[2]	0		
5	TXI[1]	0		
4	TXI[0]	0		
3	Bb[2]	0	损坏字节中的位数	待发送的最后一个（损坏）字节中的位数
2	Bb[1]	0		
1	Bb[0]	0		
0	RFU	0	未使用	RFU，请勿设置

3.5.7 FIFO I/O寄存器

地址：3Fh

类型：RW

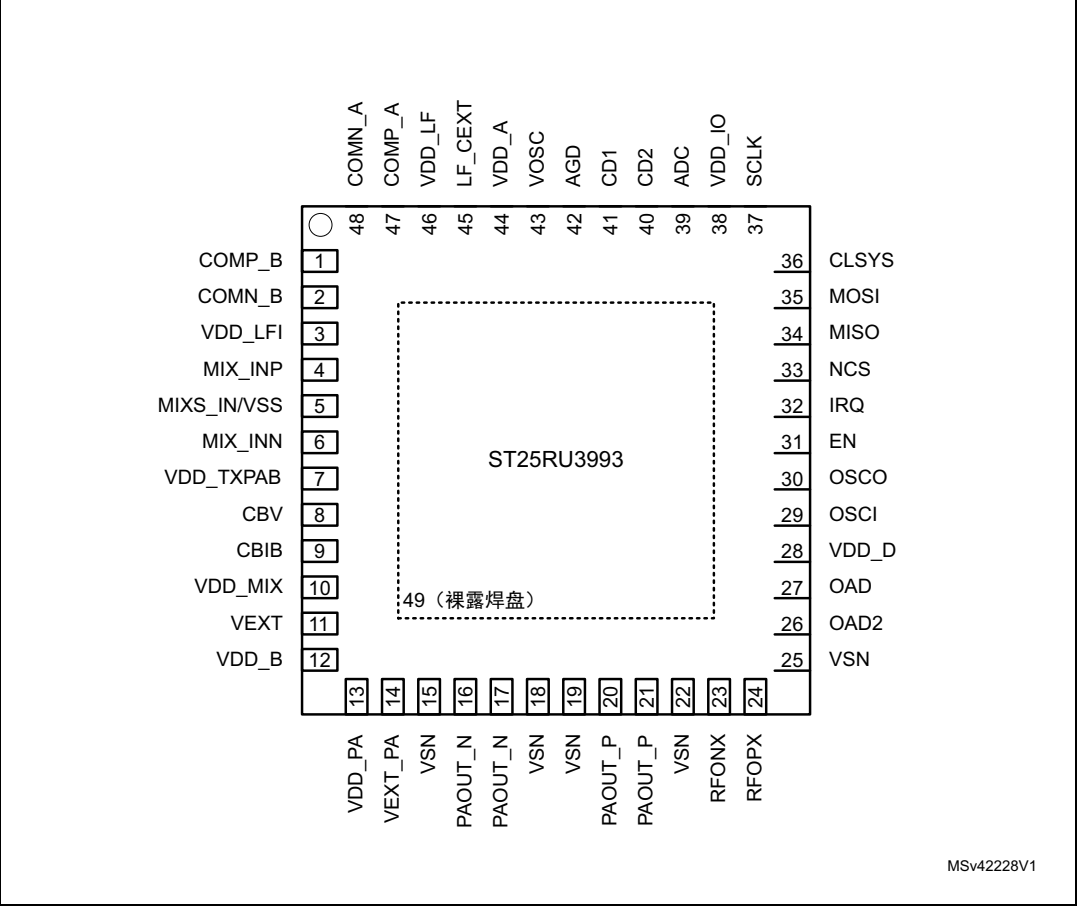
表60. FIFO I/O寄存器

位	名称	功能	注释
-	FIFO	2 x 24个字节的FIFO寄存器以循环方式填充和读取	-

4 引脚排列和引脚说明

图 13中描述了ST25RU3993引脚分配。

图13. ST25RU3993引脚排列



1. 上图显示了封装的顶视图

表61. ST25RU3993引脚定义

引脚号	引脚名称	引脚类型	说明
1	COMP_B	模拟I/O	内部节点，将去耦电容连接到VDD_LFI上
2	COMN_B	模拟I/O	内部节点，将去耦电容连接到VDD_LFI上
3	VDD_LFI	电源焊盘	LF输入级的正电源，连接到VDD_MIX
4	MIX_INP	模拟输入	正差分混频器输入
5	MIXS_IN/VSS	模拟输入	单端混频器输入
6	MIX_INN	模拟输入	负差分混频器输入
7	VDD_TXPAB	电源焊盘	正电源偏置。连接至VDD_MIX

表61. ST25RU3993引脚定义

引脚号	引脚名称	引脚类型	说明
8	CBV	模拟I/O	内部节点，将去耦电容连接到V _{DD_MIX} 上
9	CBIB	模拟I/O	内部节点，将去耦电容接地
10	V _{DD_MIX}	模拟I/O	混频器正向电源，内部稳压
11	V _{EXT}	电源焊盘	主正电源输入，输入到稳压器
12	V _{DD_B}	模拟I/O	缓冲器正向电源，内部稳压
13	V _{DD_PA}	模拟I/O	PA正向电源，内部稳压
14	V _{EXT_PA}	电源焊盘	PA正向电源稳压器输入
15	VSN	电源焊盘	负供电
16	PAOUT_N	模拟输出	负PA RF输出
17	PAOUT_N	模拟输出	负PA RF输出
18	VSN	电源焊盘	负供电
19	VSN	电源焊盘	负供电
20	PAOUT_P	模拟输出	正PA RF输出
21	PAOUT_P	模拟输出	正PA RF输出
22	VSN	电源焊盘	负供电
23	RFONX	模拟输出	低功率线性负RF输出 (~0dBm)
24	RFOPX	模拟输出	低功率线性正RF输出 (~0dBm)
25	VSN	电源焊盘	负供电
26	OAD2	模拟I/O	模拟或数字接收信号输出
27	OAD	模拟I/O	模拟或数字接收信号输出
28	V _{DD_D}	模拟I/O	为逻辑供电的正电源，内部稳压
29	OSCI	模拟输入	晶体振荡器输入，如果使用了外部TCXO，则短接至地
30	OSCO	模拟I/O	晶体振荡器输出或外部20MHz时钟输入
31	EN	数字输入	使能输入
32	IRQ	数字输出	中断请求输出
33	NCS	数字输入	SPI使能（低电平激活）
34	MISO	数字输出/三态	SPI数据输出
35	MOSI	数字输入	串行外设接口数据输入
36	CLSYS	数字输出	输出给MCU的时钟
37	SCLK	数字输入	SPI时钟
38	V _{DD_IO}	电源焊盘	外设通信的正电源，连接到主机正电源。
39	ADC	模拟输入	支持外部功率检测器的ADC输入

表61. ST25RU3993引脚定义

引脚号	引脚名称	引脚类型	说明
40	CD2	模拟I/O	内部节点去耦电容
41	CD1	模拟I/O	内部节点去耦电容
42	AGD	模拟I/O	模拟参考电压
43	VOSC	模拟I/O	内部节点去耦电容
44	V _{DD_A}	模拟I/O	模拟部分正向电源，内部稳压
45	LF_CEXT	模拟输出	PLL环路滤波器
46	V _{DD_LF}	模拟I/O	为LF处理供电的正电源，内部稳压
47	COMP_A	模拟I/O	内部节点，将去耦电容连接到V _{DD_LFI} 上
48	COMN_A	模拟I/O	内部节点，将去耦电容连接到V _{DD_LFI} 上
49	裸露焊盘	电源焊盘	封装的裸露焊盘



5 电气特性

5.1 绝对最大额定值

如果加在器件上的压力超出下面所列的绝对最大额定值，则可能导致器件永久损坏。这些只是压力额定值。在这些或其他任何超出下面所示电气特性的条件下，都不能保证器件的功能操作正常。长期处在绝对最大额定值的条件下会影响器件的可靠度。

表62. 电气参数

符号	参数	最小值	最大值	单位	备注
V_{DD_IO}	供电电压 V_{DD_IO}	-0.3	6.0	V	-
V_{EXT}	供电电压 V_{EXT}	-0.3	4	V	-
V_{EXT_PA}	供电电压 V_{EXT_PA}	-0.3	5	V	-
V_{INH}	输入引脚电压主机接口	-0.3	$V_{DD_IO} + 0.5$	V	对EN、IRQ、MOSI、SCLK、NCS有效
V_{INO}	输入引脚电压，其他引脚	-0.3	$V_{EXT} + 0.5$	V	-
I_{scr}	输入电流（抗闭锁）	-100	100	mA	当EN为高时，抗闭锁测试不包括JEDEC 78，AGD AGD是参考电压引脚，必须保持为参考电压。

表63. 静电放电

符号	参数	最小值	最大值	单位	备注
ESD_{HBM}	RF引脚4、5、6、16、17、20、21、23、24的静电放电	± 1		kV	JESD22-A114E
	其他引脚的静电放电	± 2		kV	

表64. 连续功率耗散

符号	参数	最小值	最大值	单位	备注
P_T	总功率耗散（所有电源和输出）	-	1.6	W	-

表65. 温度范围和存储条件

符号	参数	最小值	最大值	单位	备注
T_J	最大工作虚拟结温	-	120	°C	-
T_{strg}	存储温度	-55	125	°C	-
T_{body}	封装体温度	-	260	°C	IPC/JEDECJ-STD-020。回流峰值焊接温度（体温度）根据IPC/JEDEC J-STD-020“非密封固态表面贴装器件的湿度/回流灵敏度分类”来规定。无铅引线封装的铅镀层为“雾锡”（100%锡）。
RH_{NC}	相对湿度（非冷凝）	5	85	%	-
MSL	湿度灵敏度	3		-	表示最大值。车间寿命为168h

5.2 工作条件

所有限制都能确保满足。这些参数具有最小和最大值，由产品测试或SQC（统计质量控制）方法来保证。

$V_{EXT} = 3.3\text{ V}$, $V_{EXT_PA} = 3.3\text{ V}$, $V_{DD_IO} = 3.3\text{ V}$, $T_{AMB} = 25\text{ °C}$, 除非另有说明。

表66. 工作条件

符号	参数	条件	最小值	典型值	最大值	单位
I_{EXT}	供电电流，无 V_{DD_PA} 电流	V_{EXT} 消耗	65 ⁽¹⁾	75	-	mA
I_{EXT_PA}	内部PA的供电电流	$V_{DD_PA} = 3\text{ V}$ $pa_bias[1:0] = 00b$ $TX_lev[4:0] = 0\text{ dB}$ $eTX[3:2] = 00b$	-	120	-	mA
		$V_{DD_PA} = 3\text{ V}$ $pa_bias[1:0] = 01b$ $TX_lev[4:0] = 0\text{ dB}$ $eTX[3:2] = 00b$	-	180	-	
I_{STBY}	待机模式下的供电电流	-	-	3	-	mA
I_{PD}	掉电模式下的供电电流	所有系统均禁用，包括电源稳压器	-	1	10	μA
V_{AGD}	AGD电压	-	1.45	1.55	1.65	V
V_{POR}	上电复位电压（POR）	-	1	1.8	2.0	V
V_{RD}	稳压器压降	⁽²⁾	-	300	-	mV
V_{DD_PA}	内部PA的稳压电源	-	-	3	-	V
P_{PSSR}	电源稳压器上的外部电源噪声抑制	⁽³⁾	-	26	-	dB

表66. 工作条件 (续)

符号	参数	条件	最小值	典型值	最大值	单位
P _{RFAUX}	辅助 RF 输出功率	V _{DD_B} = 3 V	-	0	-	dBm
P _{PAOUT}	内部PA输出功率	V _{DD_PA} = 3 V pa_bias[1:0] = 00b TX_lev[4:0] = 0 dB eTX[3:2] = 00b	-	17	-	dBm
		V _{DD_PA} = 3 V pa_bias[1:0] = 01b TX_lev[4:0] = 0 dB eTX[3:2] = 00b	-	20	-	

1. 利用ic_bia_m[1:0]选项位，耗散可降低9%。功耗降低的缺点是噪声更高，输出功率更低，以及灵敏度下降。
2. 执行直接命令Automatic Power Supply Level Setting (A2h) 之后。
3. 外部电源和稳压值之差大于300mV。

表67. 差分混频器

符号	参数	条件	最小值	典型值	最大值	单位
R _{RFIN_DIFF}	Diff.混频器输入阻抗	-	-	100	-	Ω
V _{SENS_NOM_DIFF}	标称diff.混频器输入灵敏度	标称diff.混频器设置, PER=0.1%	-	-67	-	dBm
V _{SENS_GAIN_DIFF}	增加diff.混频器输入灵敏度	增加diff.混频器增益, PER=0.1%	-	-77	-	dBm
V _{SENS_LBT_DIFF}	Diff.混频器LBT灵敏度	最大diff.混频器LBT灵敏度	-	-90	-	dBm
IP _{3DIFF}	Diff.混频器三阶截点	标称diff.混频器设置 VEXT = 3 V	-	20	-	dBm
1dBcp _{DIFF}	Diff.混频器输入1dB压缩点	标称diff.混频器设置 VEXT = 3 V	-	9	-	dBm
T _{REC_DIFF}	调制后恢复时间	所选最大LF	-	18	-	μs

表68. 单端混频器

符号	参数	条件	最小值	典型值	最大值	单位
R _{RFIN_SE}	单端混频器输入阻抗	-	-	50	-	Ω
V _{SENS_NOM_SE}	标称SE输入灵敏度	标称SE混频器设置, PER=0.1%	-	-67	-	dBm
V _{SENS_GAIN_SE}	提高SE输入灵敏度	提高SE混频器增益, PER=0.1%	-	-77	-	dBm
V _{SENS_LBT_SE}	SE混频器LBT灵敏度	最大SE混频器LBT灵敏度	-	-90	-	dBm

表68. 单端混频器 (续)

符号	参数	条件	最小值	典型值	最大值	单位
IP3 _{SE}	SE混频器三阶截点	标称SE混频器设置 ⁽¹⁾ VEXT = 3 V	-	17	-	dBm
1dBcp _{SE}	SE混频器输入1dB压缩点	标称SE混频器设置 ⁽¹⁾ VEXT = 3 V	-	7	-	dBm
T _{REC_SE}	调制后恢复时间	所选最大LF	-	18	-	μs

1. 标称混频器设置的寄存器设置: 0A:01h, 0D:84h, 22:13h。

表69. CMOS输入 (对所有CMOS输入均有效)⁽¹⁾

符号	参数	条件	最小值	典型值	最大值	单位
V _{IH}	高电平输入电压	(2)	0.8 * V _{DD_IO}	-	-	V
V _{IL}	低电平输入电压	(3)	-	-	0.2 * V _{DD_IO}	V
I _{LEAK}	输入泄漏电流	-	-	-	1	μA

1. 在所有输出端, 建议使用需要最小电流驱动能力的负载, 以避免电流/尖峰。
2. 在供电电压 ≤ 1.8 V时, 最小V_{IH}定义为0.9*V_{DD_IO}。
3. 在供电电压 ≤ 1.8 V时, 最大V_{IL}定义为0.1*V_{DD_IO}。

表70. CMOS输出 (对所有CMOS输出均有效)

符号	参数	条件	最小值	典型值	最大值	单位
f _{SCLK}	SCLK频率	hs_output = 1 ⁽¹⁾ , V _{DD_IO} ≥ 3 V, C _{LOAD} = 50 pF	-	-	5	MHz
		hs_output = 1, V _{DD_IO} ≥ 1.65 V, C _{LOAD} = 50 pF	-	-	3	MHz
		hs_output = 0, V _{DD_IO} ≥ 3 V, C _{LOAD} = 50 pF	-	-	2	MHz
R _{NMOS}	数字引脚上的输出NMOS电阻	hs_output = 1	-	120	-	Ω
R _{PMOS}	数字引脚上的输出PMOS电阻	hs_output = 1, V _{DD_IO} > 3 V	-	150	-	Ω
		hs_output = 1, V _{DD_IO} > 1.65 V	-	300	-	Ω

1. *Miscellaneous register 1*的选项位7。

5.3 典型工作特性

在本规范中，外部元件的所有定义容差需要在全部工作条件范围以及整个寿命期内都能得到保证。

表71. 典型工作特性

符号	参数	最小值	最大值	单位	备注
V_{DD_IO}	正向供电电压 V_{DD_IO}	1.65	5.5	V	-
V_{EXT}	正向供电电压 V_{EXT}	2.7	3.6	V	要得到最佳电源抑制和性能，需要至少3.3 V的供电电压。供电电压高于3.0 V时，可允许在低电源抑制下工作。也可以在低至2.7 V下工作，其性能会降低。
V_{EXT_PA}	正向供电电压 V_{EXTRF}	2.7	4.3	V	
V_{SS}	负电源电压	0	0	V	对所有 V_{SS} 和 V_{SN} 引脚均有效
T_{AMB}	环境温度	-40	85	°C	-

6 封装信息

为满足环境要求，意法半导体为这些器件提供了不同等级的ECOPACK®封装，具体取决于它们的环保合规等级。ECOPACK®的规格、等级定义和产品状态可在www.st.com上查询。

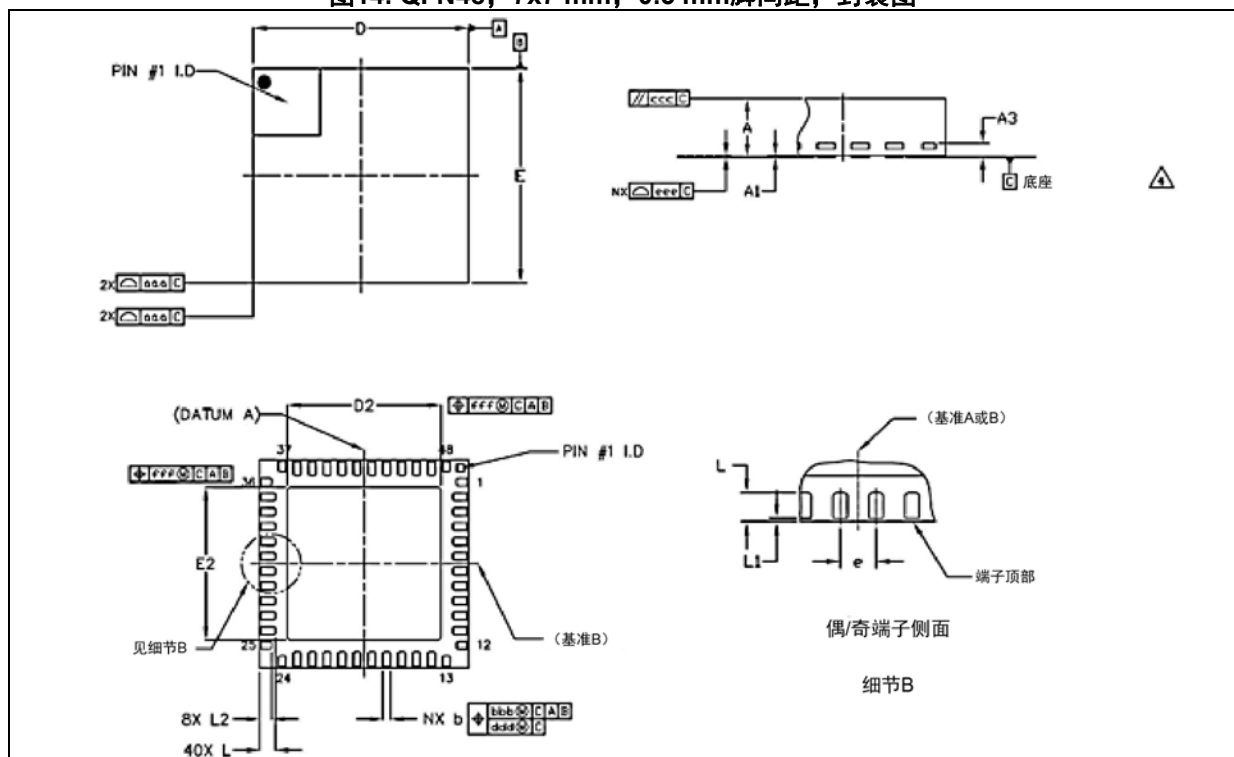
ECOPACK®是意法半导体的商标。

6.1 QFN48封装信息

ST25RU3993可支持48引脚QFN（7 x 7 mm）封装（见图 14）。

其尺寸以毫米为单位。

图14. QFN48，7x7 mm，0.5 mm脚间距，封装图



1. 所有尺寸单位均为毫米。角度以度数为单位。
2. 尺寸b用于金属端子，测得其距端子顶部的距离在0.25mm和0.30mm之间。尺寸L1表示端子背面到封装边缘的全长可达0.15mm。
3. 裸露的散热基座和端子共面。
4. 端子半径是可选的。
5. 此图若有更改，恕不另行通知。
6. N = 48，表示引脚号。

表72. QFN48, 7x7 mm, 0.5 mm脚间距, 封装机械数据

符号	毫米			英寸 ⁽¹⁾		
	最小值	典型值	最大值	最小值	典型值	最大值
A	0.8	0.9	1.0	0.0315	0.0354	0.0394
A1	0	0.02	0.05	0	0.0008	0.0020
A3	-	0.2 REF	-	-	0.0079 REF	-
b	0.18	0.25	0.30	0.0071	0.0098	0.0118
D	-	7 BSC	-	-	0.2756 BSC	-
E	-	7 BSC	-	-	0.2756 BSC	-
e	-	0.5	-	-	0.0197	-
D2	5.04	5.14	5.24	0.1984	0.2024	0.2063
E2	5.04	5.14	5.24	0.1984	0.2024	0.2063
L	0.48	0.53	0.58	0.0189	0.0209	0.0228
L1	0	-	0.15	0	-	0.0059
L2	0.35	0.4	0.45	0.0138	0.0157	0.0177
aaa	-	0.15	-	-	0.0059	-
bbb	-	0.10	-	-	0.0039	-
ccc	-	0.10	-	-	0.0039	-
ddd	-	0.05	-	-	0.0020	-
eee	-	0.08	-	-	0.0031	-
fff	-	0.10	-	-	0.0039	-

1. 英寸值由毫米值换算而来，四舍五入至 4 位小数。

7 器件型号

表73. 订购信息方案

示例:	ST25RU	39	93 -	B	QF	T
设备类型						
ST25 = RFID标签和读卡器						
产品类型						
RU = UHF读卡器						
频率范围						
39 = RF产品						
产品功能						
93 = 支持Gen2的高性能读卡器						
温度范围						
B = -40 °C 至 85 °C						
封装/封装方式						
QF = 48引脚 QFN (7 x 7 mm)						
卷带和盘装						
T = 500 pcs/reel						

注: 标记为“ES”，“E”或伴随有工程样片通知书的部件尚不合格，因此不能用于生产，由此产生的任何后果都与ST无关。在任何情况下，ST都不负责这些工程样片的客户生产使用。在决定使用这些工程样片进行资格认证之前，必须联系ST质量部门。



8 版本历史

表74. 文档版本历史

日期	版本	变更
2016年11月9日	1	初始版本。
2016年11月24日	2	更新了表 66: 工作条件
2016年12月7日	3	更新了表 67: 差分混频器和表 68: 单端混频器
2016年12月22日	4	更新了表 73: 订购信息方案
2017年3月20日	5	更新了表 73: 订购信息方案

表75. 中文文档版本历史

日期	版本	变更
2018年2月5日	1	中文初始版本。

重要通知 - 请仔细阅读

意法半导体公司及其子公司（“ST”）保留随时对 ST 产品和 / 或本文档进行变更、更正、增强、修改和改进的权利，恕不另行通知。买方在订货之前应获取关于 ST 产品的最新信息。ST 产品的销售依照订单确认时的相关 ST 销售条款。

买方自行负责对 ST 产品的选择和使用，ST 概不承担与应用协助或买方产品设计相关的任何责任。

ST 不对任何知识产权进行任何明示或默示的授权或许可。

转售的 ST 产品如有不同于此处提供的信息的规定，将导致 ST 针对该产品授予的任何保证失效。

ST 和 ST 徽标是 ST 的商标。所有其他产品或服务名称均为其各自所有者的财产。

本文档中的信息取代本文档所有早期版本中提供的信息。本文档的中文版本为英文版本的翻译件，仅供参考之用；若中文版本与英文版本有任何冲突或不一致，则以英文版本为准。

© 2018 STMicroelectronics - 保留所有权利